



Chipsmall Limited consists of a professional team with an average of over 10 year of expertise in the distribution of electronic components. Based in Hongkong, we have already established firm and mutual-benefit business relationships with customers from,Europe,America and south Asia,supplying obsolete and hard-to-find components to meet their specific needs.

With the principle of “Quality Parts,Customers Priority,Honest Operation,and Considerate Service”,our business mainly focus on the distribution of electronic components. Line cards we deal with include Microchip,ALPS,ROHM,Xilinx,Pulse,ON,Everlight and Freescale. Main products comprise IC,Modules,Potentiometer,IC Socket,Relay,Connector.Our parts cover such applications as commercial,industrial, and automotives areas.

We are looking forward to setting up business relationship with you and hope to provide you with the best service and solution. Let us make a better world for our industry!



Contact us

Tel: +86-755-8981 8866 Fax: +86-755-8427 6832

Email & Skype: info@chipsmall.com Web: www.chipsmall.com

Address: A1208, Overseas Decoration Building, #122 Zhenhua RD., Futian, Shenzhen, China



LCD Module Technical Specification

液晶表示モジュール仕様書

First Edition 初版作成

Apr.11.2013

Final Revision 最終改訂

AUG.28.2013

Type No. **F-55471GNFJ-SLW-AIN**

Customer : **STANDARD /スタンダード**

Customer's Product No : -----

KYOCERA Display Corporation

Approved: **Takafumi Nomura**
QUALITY ASSURANCE DIVISION

Checked: **Atsushi Nagatani**
China Design

Prepared: **Zheng Guo**
China Design

APPROVED

By

Signature :

Date :

Please return this specification within two month with your signature.
If not returned within two month, specification will be considered
as having been accepted.

受領印ご押印の上、弊社担当者までご返却ください。
ご返却なき場合は、問題ないものとして取り扱い処理させていただきます。

Table of Contents (目次)

1. General Specifications (一般仕様)	3
2. Electrical Specifications (電気的特性)	5
3. Optical Specifications (光学仕様)	14
4. I/O Terminal (I/O端子)	16
5. Test (試験)	23
6. Appearance Standards (外觀規格)	24
7. Code System of Production Lot (製造ロット番号)	28
8. Type Number (製品型式)	28
9. Applying Precautions (運用上の注意)	28
10. Precautions Relating Product Handling (製品取扱い上の注意)	29
11. Warranty (保証条件)	32

Revision History (改訂履歴)

Rev. (改版)	Date (改訂日)	Page (ページ)	Comment (内容)
1	AUG.28.2013	13	Specification Changes made by LED EOL. ※This technical specification is applied from B/L LED changed products.
		14	2.4 Lighting Specifications (バックライト特性) 2.4.1 Absolute Maximum Ratings (絶対最大定格) ・ Forward Current Max 175 → 245 ・ LED Power Dissipation Max 616 → 1225 ・ Forward current derating curve IF Max 175 → 245 at 85°C 59.5 → 77
		5	3.2 Optical Characteristics (光学特性) ・ Luminance of Module Surface Min 40 → 48, Typ 60 → 72 2.2 DC Characteristics ・ Current Consumption IDD Typ 7.0 → 12.0, Max 15.0 → 25.0
F-55471GNFJ-SLW-AIN		KYOCERA Display Corporation	Page 2/32

1. General Specifications (一般仕様)

Operating Temp. (動作温度範囲)	: min. -20°C ~max. 70°C
Storage Temp. (保存温度範囲)	: min. -30°C ~max. 80°C
Dot Pixels (ドット構成)	: 240 (W) × 64 (H) dots
Dot Size (ドットサイズ)	: 0.50 (W) × 0.50 (H) mm
Dot Pitch (ドットピッチ)	: 0.53 (W) × 0.53 (H) mm
Viewing Area (有効視野範囲)	: 130.2 (W) × 37.6 (H) mm
Outline Dimensions (外形寸法)	: 135.2* (W) × 51.7** (H) × 9.8* (D) mm * Without Hook (* フックを除く) ** Without Flat Cable and LED Cable (** フラットケーブル及びLEDケーブルを除く)
Weight (重量)	: 75.1g max.
LCD Type (LCD仕様)	: NSD-26306 F-STN / Black & White-mode (白黒モード) / Transflective (半透過反射型)
Viewing Angle (視角)	: 6:00
Data Transfer (データ転送方式)	: 8-bit parallel data transfer (8ビットパラレルデータ転送) Serial data transfer (シリアルデータ転送)
Backlight (照明仕様)	: LED Backlight (LEDバックライト) / White (ホワイト)
Additional Spec. (特殊仕様)	: Winter White Display (Highly Reflective Type Transflective Display) (反射重視半透過仕様)
Drawing (添付図)	: Dimensional Outline (外観図) F-55471AD base(Rev.No.A)
Supply Spec. (電源仕様)	: This model has the function to operate by the internal power supply or the external power supply. However, we don't recommend the internal power supply caused from insufficient display quality. So please adopt the external power supply for operating this model. 本製品は、内部電源供給による動作を保証しておりません。 このため、外部電源による供給を適用願います。

- Lead free**
(鉛フリー) : Our product corresponds to lead free.
Lead free is defined as below:
- 1) The solder used in the LCD module.
 - 2) Electrical components (Terminal section) used in the LCD module.
Any lead used within the electrical component does not apply to our module definition of lead free.
- 本製品は、鉛フリーに対応しております。
当社の鉛フリーの定義は以下の通りです。
- 1) 液晶モジュールに使用している「半田」
 - 2) 液晶モジュールに使用している「電子部品(端子部分)」
但し、電子部品内部に含まれている鉛は対象外とします。
- RoHS regulation**
(RoHS 規定) : To our best knowledge, this product satisfies material requirement of RoHS regulation. Our company is doing the best efforts to obtain the equivalent certificate from our suppliers.
- 当社の認知する限りにおいて、本製品は RoHS 規定の主要要件を満たしていると認識しております。
当社としては、部材メーカー等に対して同様の保証を求めべく最大限の努力を行っております。

2. Electrical Specifications (電気的特性)

2.1. Absolute Maximum Ratings (絶対最大定格)

V_{SS}=0V

Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Max.	Units (単位)
Supply Voltage (Logic) (ロジック用電源電圧)	V _{DD} -V _{SS}	-	-0.3	4.0	V
Supply Voltage (Booster Circuit) (昇圧回路用電源電圧)	V _{OUT}	(Note)	-0.3	15.0	V
Supply Voltage (LCD Drive) (液晶駆動用電源電圧)	V ₀	(Note)	-0.3	15.0	V
Input Voltage (入力電圧)	V _{IN}	-	-0.3	V _{DD} +0.3	V

Note :The relation of $V_0 > V_1 > V_2 > V_3 > V_4 > V_{SS}$, $V_{DD} > V_{SS}$ must be maintained.

注：以下の条件を満たしてください。

$V_0 > V_1 > V_2 > V_3 > V_4 > V_{SS}$, $V_{DD} > V_{SS}$

2.2. DC Characteristics (External power supply)

DC 特性 (外部電源供給)

T_a=25°C, V_{SS}=0V

Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Typ.	Max.	Units (単位)
Supply Voltage for Logic (ロジック用電源電圧)	V _{DD} -V _{SS}		1.8	3.0	3.6	V
Supply Voltage for LCD drive (液晶駆動用電源電圧)	V ₀ -V _{SS}	Shown in 3.1. 3.1.参照	9.3	9.8	10.3	V
	V ₁ -V _{SS}	V ₁ = (8/9)*V ₀	8.3	8.7	9.1	V
	V ₂ -V _{SS}	V ₂ = (7/9)*V ₀	7.25	7.6	8.0	V
	V ₃ -V _{SS}	V ₃ = (2/9)*V ₀	2.1	2.15	2.25	V
	V ₄ -V _{SS}	V ₄ = (1/9)*V ₀	1.05	1.1	1.15	V
"High" Level Input Voltage (“High”レベル入力電圧)	V _{IH}	-	0.8×V _{DD}	-	V _{DD}	V
"Low" Level Input Voltage (“Low”レベル入力電圧)	V _{IL}	-	V _{SS}	-	0.2×V _{DD}	V
"High" Level Output Voltage (“High”レベル出力電圧)	V _{OH}	I _{OH} =-0.5mA	0.8×V _{DD}	-	V _{DD}	V
"Low" Level Output Voltage (“Low”レベル出力電圧)	V _{OL}	I _{OL} =0.5mA	V _{DD}	-	0.2×V _{DD}	V
Frame Frequency (フレーム周波数)	f _{FRM}	f _{OSC} =31.4kHz, 1/65 Duty, V _{DD} -V _{SS} =3.0V	-	80.5	-	Hz
Current Consumption (消費電流)	I _{DD}	V _{DD} -V _{SS} =3.0V, V ₀ -V _{SS} =9.8V,	-	12.0	25.0	μA
	I _o	Checker 市松表示	-	0.5	1.0	mA

Note :The relation of $V_0 > V_1 > V_2 > V_3 > V_4 > V_{SS}$, $V_{DD} > V_{SS}$ must be maintained.

注：以下の条件を満たして使用願います。

$V_0 > V_1 > V_2 > V_3 > V_4 > V_{SS}$, $V_{DD} > V_{SS}$

2.3.AC Characteristics (AC 特性)

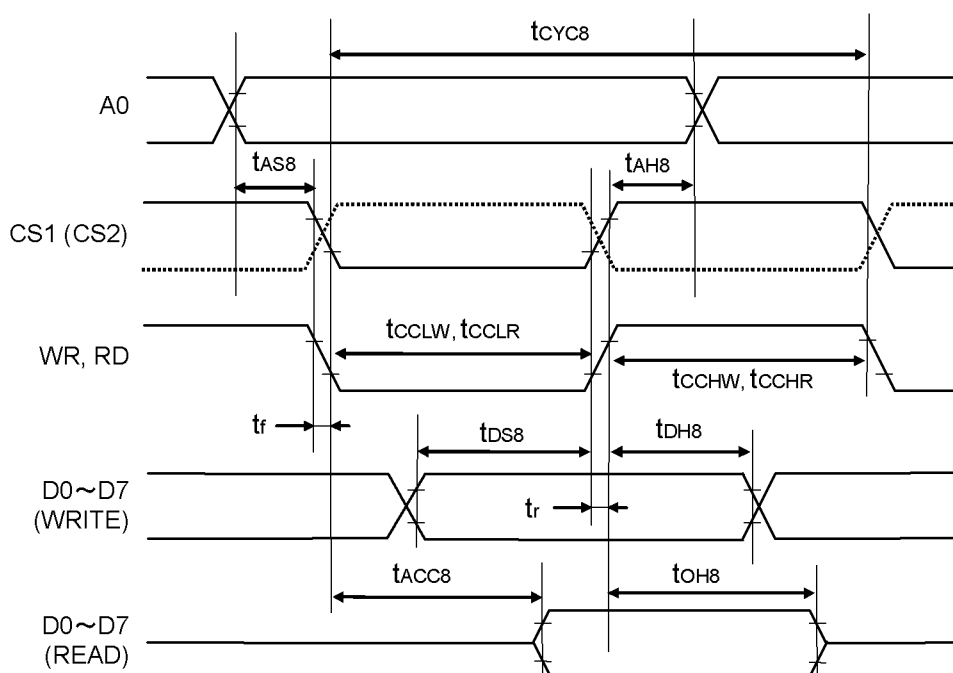
2.3.1.System Buses Read/Write Characteristics (80 series CPU) 8ビットパラレルデータ転送タイミング (80系 CPU)

$V_{DD}=2.7\sim 3.6V$, $T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Address Hold Time (アドレスホールド時間)	t_{AH8}	0	-	ns
Address Setup Time (アドレスセットアップ時間)	t_{AS8}	0	-	ns
System Cycle Time (システムサイクル時間)	t_{CYC8}	240	-	ns
Control High Pulse Width (Write) (コントロール"H"パルス幅(ライト))	t_{CCHW}	100	-	ns
Control High Pulse Width (Read) (コントロール"H"パルス幅(リード))	t_{CCHR}	60	-	ns
Control Low Pulse Width (Write) (コントロール"L"パルス幅(ライト))	t_{CCLW}	90	-	ns
Control Low Pulse Width (Read) (コントロール"L"パルス幅(リード))	t_{CCLR}	120	-	ns
Data Setup Time (データセットアップ時間)	t_{DS8}	40	-	ns
Data Hold Time (データホールド時間)	t_{DH8}	10	-	ns
/RD Access Time (リードアクセス時間)	t_{ACC8}	-	140	ns
Output Disable Time (出力ディゼーブル時間)	t_{OH8}	5	50	ns

V_{DD}=1.8~2.7V, Ta=-20~70°C

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Address Hold Time (アドレスホールド時間)	t _{AH8}	0	-	ns
Address Setup Time (アドレスセットアップ時間)	t _{AS8}	0	-	ns
System Cycle Time (システムサイクル時間)	t _{CYC8}	400	-	ns
Control High Pulse Width (Write) (コントロール"H"パルス幅(ライト))	t _{CCHW}	120	-	ns
Control High Pulse Width (Read) (コントロール"H"パルス幅(リード))	t _{CCHR}	120	-	ns
Control Low Pulse Width (Write) (コントロール"L"パルス幅(ライト))	t _{CCLW}	150	-	ns
Control Low Pulse Width (Read) (コントロール"L"パルス幅(リード))	t _{CCLR}	150	-	ns
Data Setup Time (データセットアップ時間)	t _{DS8}	80	-	ns
Data Hold Time (データホールド時間)	t _{DH8}	30	-	ns
/RD Access Time (リードアクセス時間)	t _{ACC8}	-	240	ns
Output Disable Time (出力ディゼーブル時間)	t _{OH8}	10	100	ns



2.3.2. System Buses Read/Write Characteristics (68 series CPU)

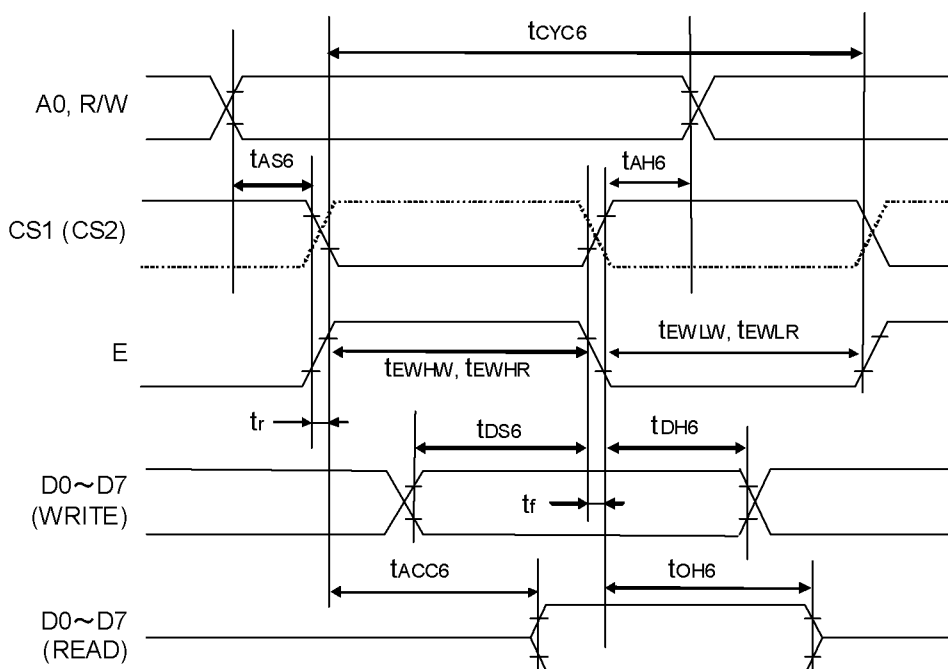
8ビットパラレルデータ転送タイミング (68系CPU)

$V_{DD}=2.7\sim 3.6V$, $T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Address Hold Time (アドレスホールド時間)	t_{AH6}	0	-	ns
Address Setup Time (アドレスセットアップ時間)	t_{AS6}	0	-	ns
System Cycle Time (システムサイクル時間)	t_{CYC6}	240	-	ns
Control High Pulse Width (Write) (コントロール"H"パルス幅(ライト))	t_{EWHW}	90	-	ns
Control High Pulse Width (Read) (コントロール"H"パルス幅(リード))	t_{EWHR}	120	-	ns
Control Low Pulse Width (Write) (コントロール"L"パルス幅(ライト))	t_{EWLW}	100	-	ns
Control Low Pulse Width (Read) (コントロール"L"パルス幅(リード))	t_{EWLR}	60	-	ns
Data Setup Time (データセットアップ時間)	t_{DS6}	40	-	ns
Data Hold Time (データホールド時間)	t_{DH6}	10	-	ns
Access Time (CL=100pF) (リードアクセス時間(CL=100pF))	t_{ACC6}	-	140	ns
Output Disable Time (出力ディゼーブル時間)	t_{OH6}	5	50	ns

V_{DD}=1.8~2.7V, Ta=-20~70°C

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Address Hold Time (アドレスホールド時間)	t _{AH6}	0	-	ns
Address Setup Time (アドレスセットアップ時間)	t _{AS6}	0	-	ns
System Cycle Time (システムサイクル時間)	t _{CYC6}	400	-	ns
Control High Pulse Width (Write) (コントロール"H"パルス幅(ライト))	t _{EWHW}	150	-	ns
Control High Pulse Width (Read) (コントロール"H"パルス幅(リード))	t _{EWHR}	150	-	ns
Control Low Pulse Width (Write) (コントロール"L"パルス幅(ライト))	t _{EWLW}	120	-	ns
Control Low Pulse Width (Read) (コントロール"L"パルス幅(リード))	t _{EWLR}	120	-	ns
Data Setup Time (データセットアップ時間)	t _{DS6}	80	-	ns
Data Hold Time (データホールド時間)	t _{DH6}	30	-	ns
Access Time (CL=100pF) (リードアクセス時間(CL=100pF))	t _{ACC6}	-	240	ns
Output Disable Time (出力ディゼーブル時間)	t _{OH6}	10	100	ns



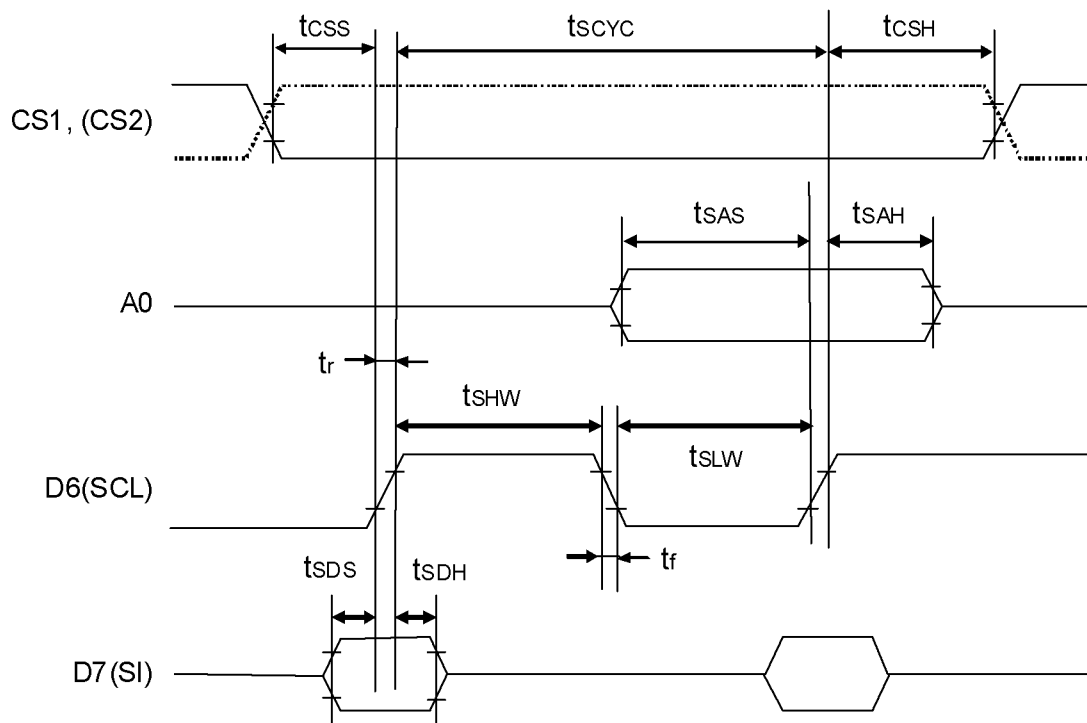
2.3.3. Serial Interface Timing
(シリアルデータ転送タイミング)

$V_{DD}=2.7\sim 3.6V$, $T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Serial Clock Cycle (シリアルクロックサイクル時間)	t_{SCYC}	120	-	ns
Serial Clock High Pulse Width (シリアルクロック"H"パルス幅)	t_{SHW}	60	-	ns
Serial Clock Low Pulse Width (シリアルクロック"L"パルス幅)	t_{SLW}	60	-	ns
Address Setup Time (アドレスセットアップ時間)	t_{SAS}	30	-	ns
Address Hold Time (アドレスホールド時間)	t_{SAH}	20	-	ns
Data Setup Time (データセットアップ時間)	t_{SDS}	30	-	ns
Data Hold Time (データホールド時間)	t_{SDH}	20	-	ns
CS Setup Time (CS セットアップ時間)	t_{CSS}	20	-	ns
CS Hold Time (CS ホールド時間)	t_{CSH}	40	-	ns

V_{DD}=1.8~2.7V, Ta=-20~70°C

Parameter (項目)	Symbol (記号)	Min.	Max.	Units (単位)
Serial Clock Cycle (シリアルクロックサイクル時間)	t _{SCYC}	200	-	ns
Serial Clock High Pulse Width (シリアルクロック“H”パルス幅)	t _{SHW}	80	-	ns
Serial Clock Low Pulse Width (シリアルクロック“L”パルス幅)	t _{SLW}	80	-	ns
Address Setup Time (アドレスセットアップ時間)	t _{SAS}	60	-	ns
Address Hold Time (アドレスホールド時間)	t _{SAH}	30	-	ns
Data Setup Time (データセットアップ時間)	t _{SDS}	60	-	ns
Data Hold Time (データホールド時間)	t _{SDH}	60	-	ns
CS Setup Time (CS セットアップ時間)	t _{CSS}	40	-	ns
CS Hold Time (CS ホールド時間)	t _{CSH}	100	-	ns



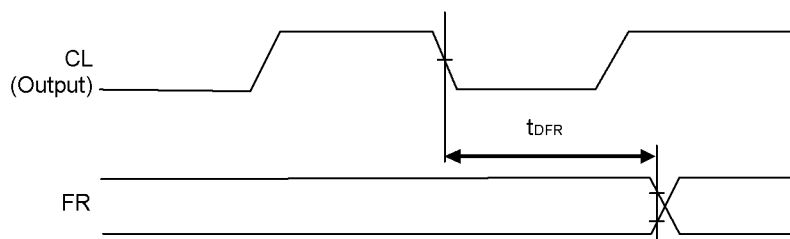
2.3.4. Display Control Timing (表示コントロールタイミング)

$V_{DD}=2.7\sim 3.6V, T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Typ.	Max.	Units (単位)
FR Delay Time (FR 遅延時間)	t_{DFR}	-	20	80	ns

$V_{DD}=1.8\sim 2.7V, T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Typ.	Max.	Units (単位)
FR Delay Time (FR 遅延時間)	t_{DFR}	-	40	160	ns



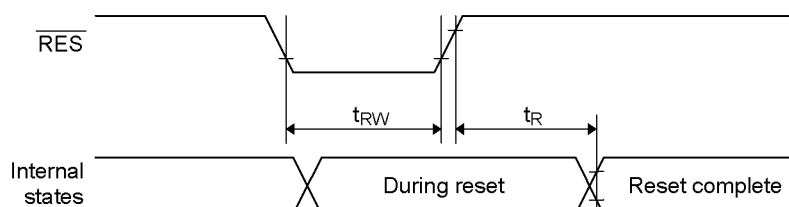
2.3.5. Reset Timing (リセットタイミング)

$V_{DD}=2.7\sim 3.6V, T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Typ.	Max.	Units (単位)
Reset time (リセット時間)	t_R	-	-	1.0	μs
Reset "L" Pulse Width (リセット"L"パルス幅)	t_{RW}	10	-	-	

$V_{DD}=1.8\sim 2.7V, T_a=-20\sim 70^{\circ}C$

Parameter (項目)	Symbol (記号)	Min.	Typ.	Max.	Units (単位)
Reset time (リセット時間)	t_R	-	-	2.0	μs
Reset "L" Pulse Width (リセット"L"パルス幅)	t_{RW}	20	-	-	



Note : The input signal rise time and fall time (t_r, t_f) is specified as 15ns or less.

All timing is specified using 20% and 80% of V_{DD} as the standard.

注 : 入力信号の立ち上がり及び立ち下がり時間 (t_r, t_f) は、15ns 以下で規定されます。

全てのタイミングは、 V_{DD} の 20% および 80% を基準として規定されます。

2.4. Lighting Specifications (バックライト特性)

2.4.1. Absolute Maximum Ratings (絶対最大定格)

Ta=25°C

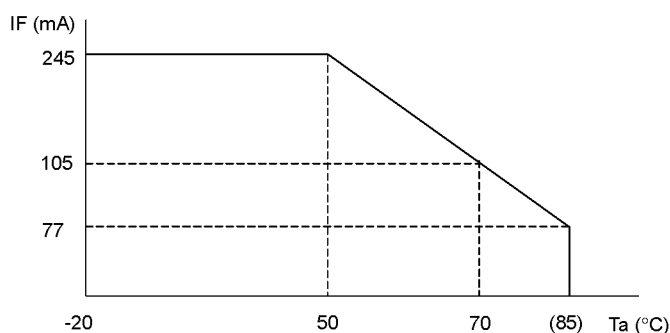
Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Typ.	Max.	Units (単位)
Forward Current (順電流)	I _F	(Note) (注)	-	-	245	mA
Reverse Voltage (逆電圧)	V _R	-	-	-	5	V
LED Power Dissipation (LED 許容損失)	P _D	-	-	-	1225	mW

Note : Refer to the forward current derating curve.

The forward current (or voltage) must be tuned to satisfy as the forward current derating curve mentioned relationship.

注：順電流の軽減曲線については、下記を参照してください。

下記の特性を満たすように、順電流（または順電圧）を調整する必要があります。



2.4.2. Operating Characteristics (動作定格)

Ta=25°C

Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Typ.	Max.	Units (単位)
Forward Voltage (順電圧)	V _F	I _F =105mA	-	3.2	3.5	V
Forward Current (順電流)	I _F	-	-	105	-	mA

3. Optical Specifications (光学仕様)

3.1. LCD Driving Voltage (液晶駆動電圧)

Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Typ.	Max.	Units (単位)
Recommended LCD Driving Voltage (Note) 推奨液晶駆動電圧 (注)	V0-VSS	Ta= -20°C	-	-	10.6	V
		Ta=25°C	9.3	9.8	10.3	V
		Ta=70°C	8.8	-	-	V

Note : Voltage (Applied actual waveform to LCD Module) for the best contrast.

The range of minimum and maximum shows tolerance of the operating voltage.

The specified contrast ratio and response time are not guaranteed over the entire range.

注：モジュール実駆動波形を印加した時に最適コントラストが得られる電圧を表します。

Min.～Max.の電圧範囲は、液晶モジュールの量産バラツキによって生じる最適駆動電圧の変動範囲を示すものであり、この範囲全域にわたってその他の光学特性項目（コントラスト比、応答時間等）を保証するわけではありません。

3.2. Optical Characteristics (光学特性)

Ta=25°C, 1/65 Duty, 1/9 Bias, V0=9.8V (Note 4), $\theta=0^\circ$, $\phi=-^\circ$, B/L_{IF}=105mA

Parameter (項目)	Symbol (記号)	Conditions (条件)	Min.	Typ.	Max.	Units (単位)	Note (注)	
Luminance of Module Surface (モジュール表面輝度)	LOFF	OFF state (OFF 表示)	48	72	-	cd/m ²	-	
Contrast Ratio (コントラスト比)	CR	-	-	5.0	-	-	1	
Viewing Angle (視角範囲)	-	Shown in 3.3. (3.3.項を参照)				-	-	
Response (応答時間)	Rise (立上り)	T _{ON}	-	-	190	290	ms	2
	Decay (立下り)	T _{OFF}	-	-	95	190	ms	3

Note 1 : Contrast ratio is defined as follows. (CR = L_{OFF} / L_{ON})

L_{ON} : Luminance of the ON signal

L_{OFF} : Luminance of the OFF signal

注 1 : コントラスト比の定義

ON 状態の輝度を L_{ON} とし、OFF 状態の輝度を L_{OFF} とした時のコントラスト比は、CR=L_{OFF} / L_{ON} で定義されます。

Note 2 : The time that the luminance level reaches 10% of the saturation level from 100% when ON signal is applied.

注 2 : OFF 状態から ON 状態へ切替えた時、輝度の変化が 100% から 10% に達するまでの時間。

Note 3 : The time that the luminance level reaches 90% of the saturation level from 0% when OFF signal is applied.

注 3 : ON 状態から OFF 状態へ切替えた時、輝度の変化が 0% から 90% に達するまでの時間。

Note 4 : Definition of Driving Voltage

Applying the typical value of V0-VSS showed in 3.1.

注 4 : 駆動電圧の定義

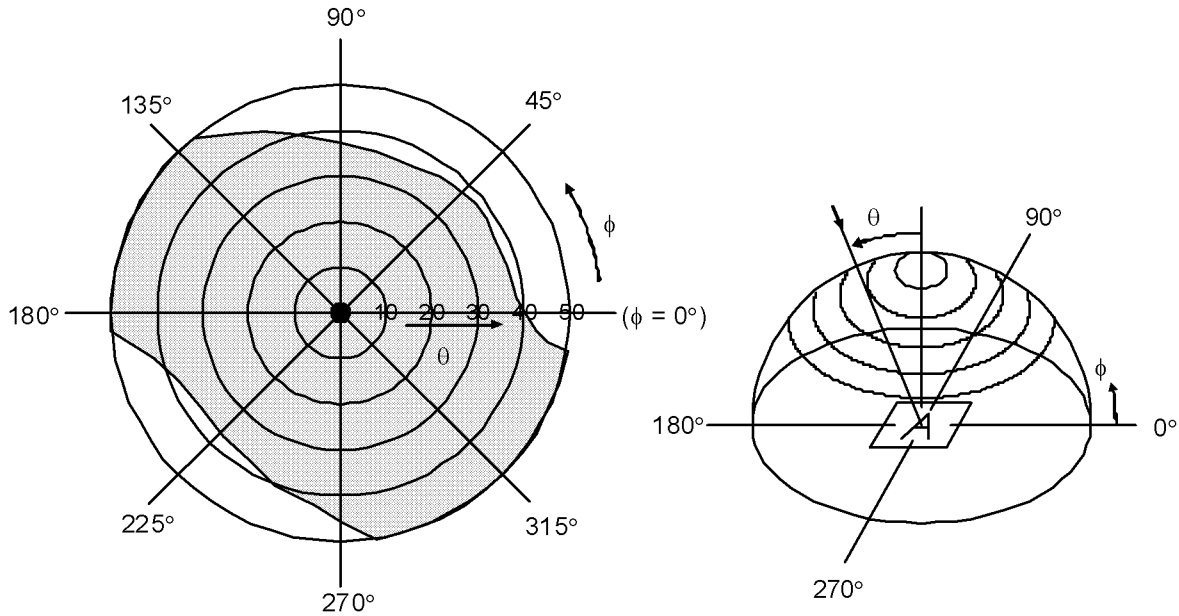
3.1 項の V0-VSS (Typ.) を適用。


3.3. Definition of Viewing Angle and Optimum Viewing Area (角度及び視角範囲)

*Point ● shows the point where contrast ratio is measured. : $\theta = 0^\circ$, $\phi = -^\circ$

(コントラスト比測定点) : $\theta = 0^\circ$, $\phi = -^\circ$... ●印ポイント

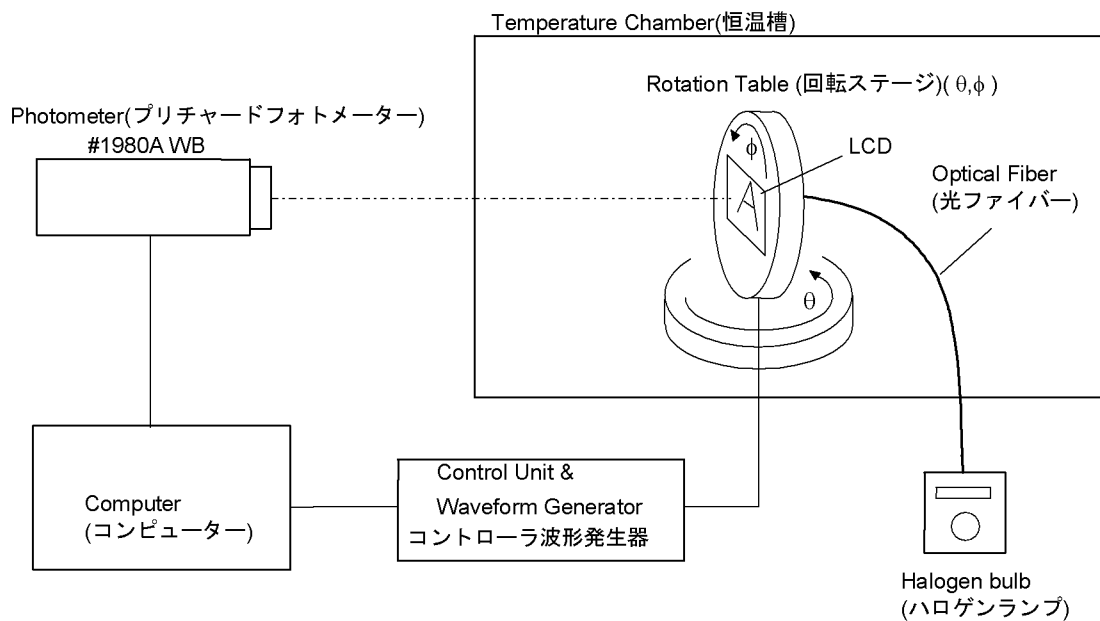
*Driving condition (駆動条件) : 1/65 Duty, 1/9 Bias, $V_0 = 9.8V$



*Area  shows typ. $CR \geq 1.5$ (Measuring Spot : 3.0mm ϕ)

$CR \geq 1.5$ を満足する視角範囲 ...  部 (測定径 : 3.0mm ϕ)

3.4. System Block Diagram (測定装置図)



4. I/O Terminal (I / O 端子)

4.1. Pin Assignment (端子名)

CN1 (Master IC side for LCDP) (マスターIC側LCDパネル用)

No.	Symbol 記号	Function 機能
1	NC	Non-connection (未使用端子)
2	FR	Output for LCD Alternating Current Signal (液晶交流化信号出力)
3	CL	Output for Display Clock (表示クロック信号出力)
4	/DOF	Output for LCD Blanking Control (液晶表示のブランキング制御信号出力)
5	/CS1	Chip Select Signal (L : Active) (チップセレクト信号 (L : 選択))
6	CS2	Chip Select Signal (H : Active) (チップセレクト信号 (H : 選択))
7	/RES	Reset Signal (L : Reset) (リセット信号 (L : リセット))
8	A0	H : D0~D7 are Display Data, L : D0~D7 are Instructions (H : D0~D7 は表示データ, L : D0~D7 はインストラクション)
9	/WR	80 family CPU : Write Signal (L : Active) (80系CPUのライト信号 (L : 選択))
10	/RD	80 family CPU : Read Signal (L : Active) (80系CPUのリード信号 L : 選択)
11	D0	Display Data (表示データ信号)
12	D1	Display Data (表示データ信号)
13	D2	Display Data (表示データ信号)
14	D3	Display Data (表示データ信号)
15	D4	Display Data (表示データ信号)
16	D5	Display Data (表示データ信号)
17	D6	Display Data (or Serial Data Clock Signal Input) (表示データ信号 (または、シリアルデータクロック信号入力))
18	D7	Display Data (or Serial Data Input) (表示データ信号 (または、シリアルデータ入力))
19	VDD	Power Supply (電源電圧)
20	VSS	Power Supply (0V, GND) (電源電圧 (0V, GND))
21	VOUT	DC/DC Voltage Converter Output 昇圧時の出力端子
22	C4+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
23	C3+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
24	C1-	DC/DC Voltage Converter Negative Connection (昇圧用コンデンサ負側接続端子)

No.	Symbol (記号)	Function (機能)
25	C1+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
26	C2+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
27	C2-	DC/DC Voltage Converter Negative Connection (昇圧用コンデンサ負側接続端子)
28	V1	Power Supply for LCD Drive (液晶駆動用電源) [$V_1 = 8/9 \cdot V_0$]
29	V2	Power Supply for LCD Drive (液晶駆動用電源) [$V_2 = 7/9 \cdot V_0$]
30	V3	Power Supply for LCD Drive (液晶駆動用電源) [$V_3 = 2/9 \cdot V_0$]
31	V4	Power Supply for LCD Drive (液晶駆動用電源) [$V_4 = 1/9 \cdot V_0$]
32	V0	Power Supply for LCD Drive (液晶駆動用電源)
33	VR	V0 Voltage Adjustment Pin (V0 電圧レベル調整端子) Applies voltage between V_{SS} and V_0 using a resistive divider. (抵抗分割を接続し、V0-Vss 間の調整電圧を適用する。)
34	C86	Interface Mode Select Signal (H : 68 series, L : 80 series) (インターフェイスモード選択信号 (H : 68 系, L : 80 系))
35	P/S	Parallel/Serial Data Select Signal (H : Parallel L : Serial) (パラレル/シリアルデータ選択信号 (H : パラレル, L : シリアル))
36	IRS	This terminal selects the resistors for the V0 voltage level adjustment. (H : Use the internal resistors, L : Don't use the internal resistors) (V0 電圧レベル調整用レジスタの選択端子) (H : 内部レジスタ使用, L : 内部レジスタ不使用)

CN2 (Slave IC side for LCDP) (スレーブ IC 側 LCD パネル用)

No.	Symbol 記号	Function 機能
1	NC	Non-connection (未使用端子)
2	FR	Output for LCD Alternating Current Signal (液晶交流化信号入力)
3	CL	Output for Display Clock (表示クロック信号入力)
4	/DOF	Output for LCD Blanking Control (液晶表示のブランキング制御信号入力)
5	/CS1	Chip Select Signal (L : Active) (チップセレクト信号 (L : 選択))
6	CS2	Chip Select Signal (H : Active) (チップセレクト信号 (H : 選択))
7	/RES	Reset Signal (L : Reset) (リセット信号 (L : リセット))
8	A0	H : D0~D7 are Display Data, L : D0~D7 are Instructions (H : D0~D7 は表示データ, L : D0~D7 はインストラクション)
9	/WR	80 family CPU : Write Signal (L : Active) (80系 CPU のライト信号 (L : 選択))
10	/RD	80 family CPU : Read Signal (L : Active) (80系 CPU のリード信号 L : 選択)
11	D0	Display Data (表示データ信号)
12	D1	Display Data (表示データ信号)
13	D2	Display Data (表示データ信号)
14	D3	Display Data (表示データ信号)
15	D4	Display Data (表示データ信号)
16	D5	Display Data (表示データ信号)
17	D6	Display Data (or Serial Data Clock Signal Input) (表示データ信号 (または、シリアルデータクロック信号入力))
18	D7	Display Data (or Serial Data Input) (表示データ信号 (または、シリアルデータ入力))
19	VDD	Power Supply (電源電圧)
20	VSS	Power Supply (0V, GND) (電源電圧 (0V, GND))
21	VOUT	DC/DC Voltage Converter Output 昇圧時の出力端子
22	C4+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
23	C3+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
24	C1-	DC/DC Voltage Converter Negative Connection (昇圧用コンデンサ負側接続端子)
25	C1+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)

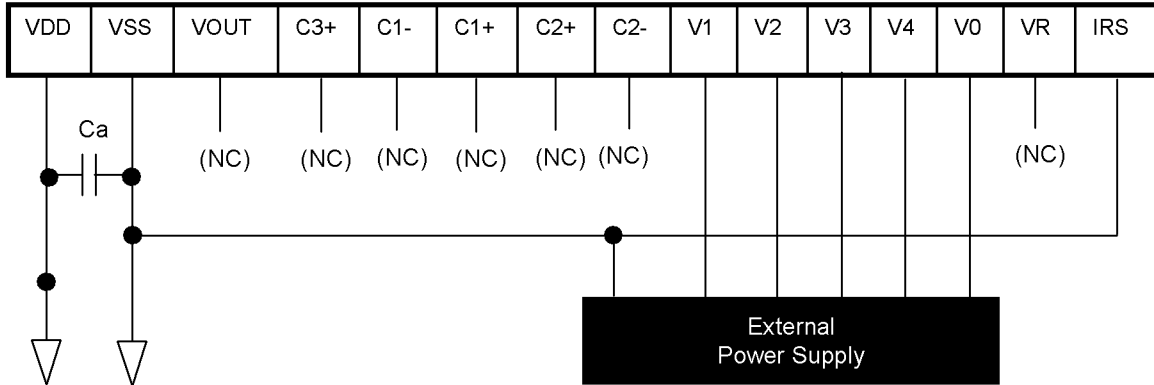
No.	Symbol (記号)	Function (機能)
26	C2+	DC/DC Voltage Converter Positive Connection (昇圧用コンデンサ正側接続端子)
27	C2-	DC/DC Voltage Converter Negative Connection (昇圧用コンデンサ負側接続端子)
28	V1	Power Supply for LCD Drive (液晶駆動用電源) [$V_1 = 8/9 \cdot V_0$]
29	V2	Power Supply for LCD Drive (液晶駆動用電源) [$V_2 = 7/9 \cdot V_0$]
30	V3	Power Supply for LCD Drive (液晶駆動用電源) [$V_3 = 2/9 \cdot V_0$]
31	V4	Power Supply for LCD Drive (液晶駆動用電源) [$V_4 = 1/9 \cdot V_0$]
32	V0	Power Supply for LCD Drive (液晶駆動用電源)
33	VR	V0 Voltage Adjustment Pin (V0 電圧レベル調整端子) Applies voltage between V_{SS} and V_0 using a resistive divider. (抵抗分割を接続し、V0-Vss 間の調整電圧を適用する。)
34	C86	Interface Mode Select Signal (H : 68 series, L : 80 series) (インターフェイスモード選択信号 (H : 68 系, L : 80 系))
35	P/S	Parallel/Serial Data Select Signal (H : Parallel L : Serial) (パラレル/シリアルデータ選択信号 (H : パラレル, L : シリアル))
36	NC	Non-connection (未使用端子)

CN3 (for Backlight Unit) (バックライト用)

No.	Symbol (記号)	Function (機能)
1	LED A	LED Anode Terminal (LED アノード端子)
2	LED K (CATHODE)	LED Cathode Terminal (LED カソード端子)

4.2.Recommended Connection for the Power Supply (電源供給端子の推奨外部接続)

4.2.1. When using the external power supply circuit (外部電源供給回路を使用する場合)



*Ca : 1.0 to 4.7uF (Voltage rating 定格電圧: 10V)

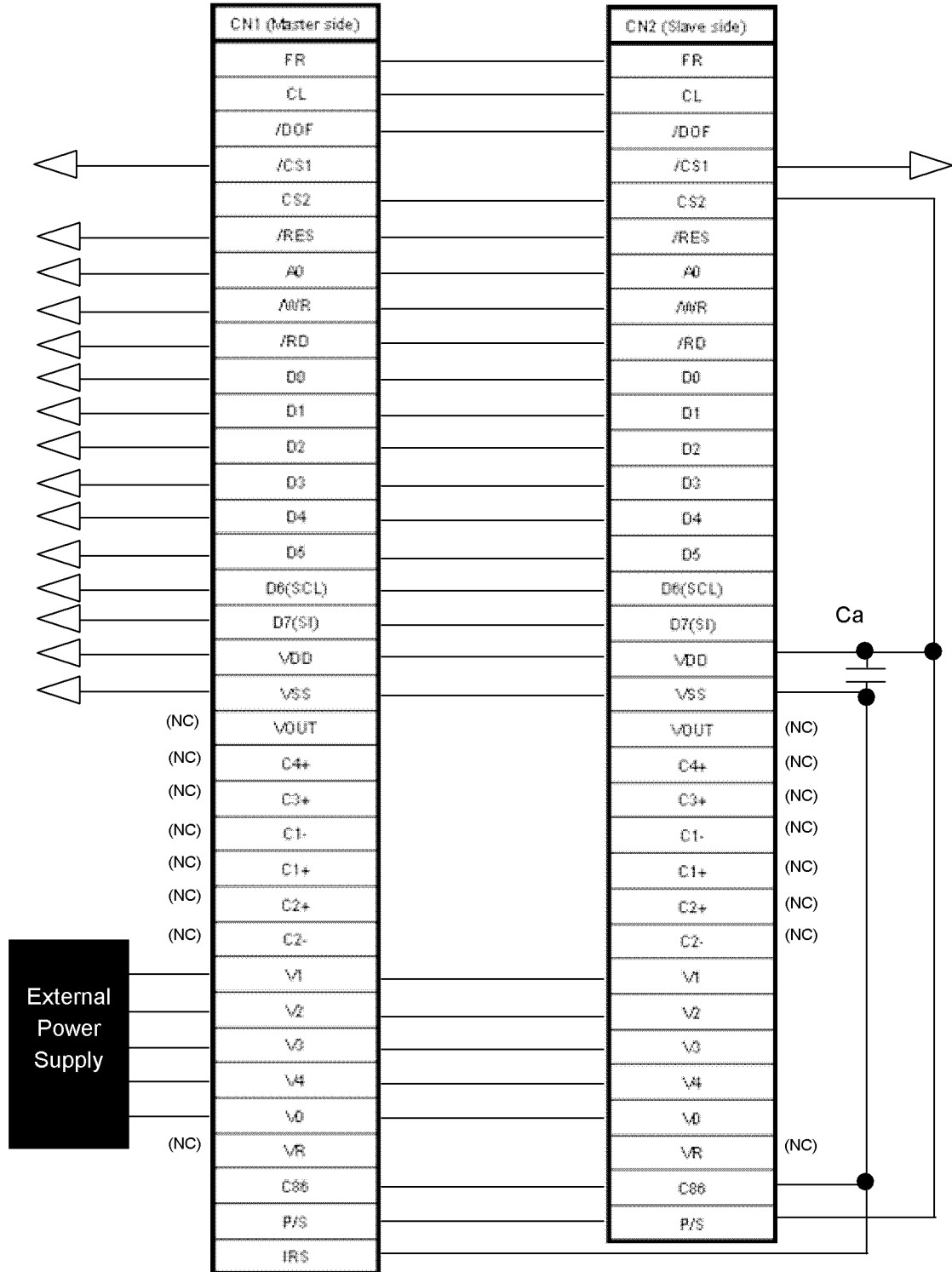
*(NC) : no connection 未使用端子

4.2.2. When using the internal power supply circuit (内部電源供給回路を使用する場合)

This model has the function to operate by the internal power supply or the external power supply.
However, we don't recommend the internal power supply caused from insufficient display quality.
So please adopt the external power supply for operating this model.
本製品は、内部電源供給による動作を保証しておりません。
このため、外部電源による供給を適用願います。

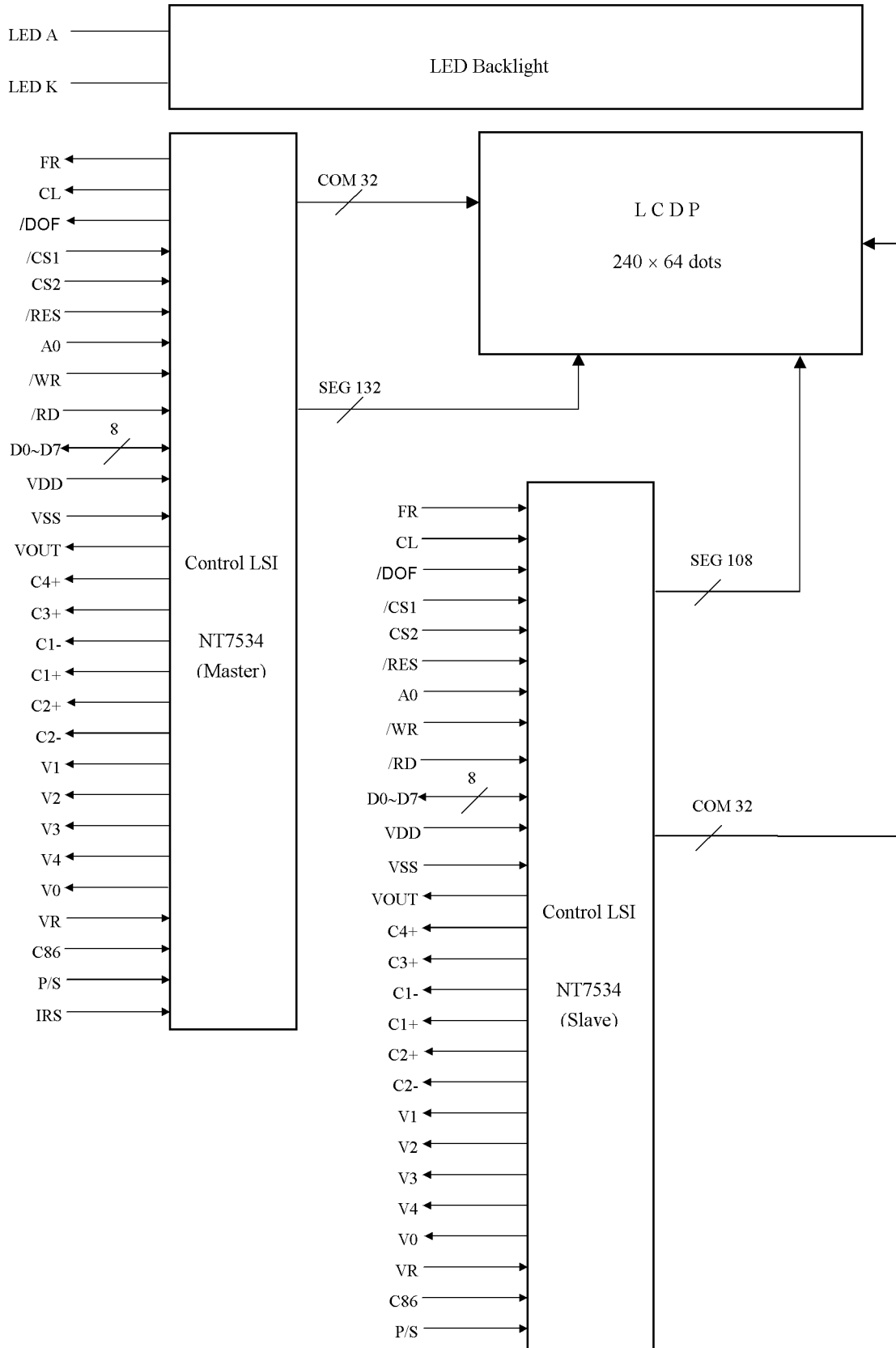
4.3. Recommended Connection for I/O Terminal (I/O 端子の推奨外部接続)

*In case of selecting 80 series CPU of 8-bit parallel data transfer.
 (8 ビット パラレルデータ転送 (80 系 CPU) の場合)



(NC) : no connection
 未使用端子

4.4. Block Diagram (ブロックダイアグラム)



5. Test (試験)

No abnormal function and appearance are found after the following tests.

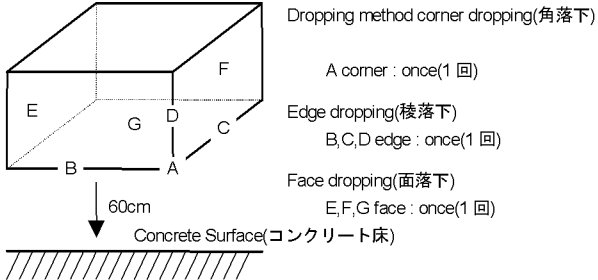
下記の試験を実施した後、表示及び動作に異常がないこと。

Conditions: Unless otherwise specified, tests will be conducted under the following condition.

Temperature: 20±5°C Humidity: 65±5%RH

Tests will be not conducted under functioning state.

条件：特に指定の無い限り、温度 20±5°C、湿度 65±5%、無通電状態で行う。

No.	Parameter (項目)	Conditions (試験内容)	Notes
1	High Temperature Operating (高温動作試験)	70°C±2°C, 96hrs (operation state) (通電状態)	
2	Low Temperature Operating (低温動作試験)	-20°C±2°C, 96hrs (operation state) (通電状態)	
3	High Temperature Storage (高温保存試験)	80°C±2°C, 96hrs	2
4	Low Temperature Storage (低温保存試験)	-30°C±2°C, 96hrs	2
5	Damp Proof Test (耐湿試験 (動作))	40°C±2°C, 90~95%RH, 96hrs (operation state) (通電状態)	1,2
6	Vibration Test (振動試験)	Total fixed amplitude (全振幅) : 1.5mm Vibration Frequency (振動周波数) : 10~55Hz One cycle 60 seconds to 3 directions of X, Y, Z for each 15 minutes (1往復 1分間 X,Y,Z 3方向 各 15分間)	3
7	Shock Test (衝撃試験)	To be measured after dropping from 60cm high on the concrete surface in packing state. (正規の梱包状態にて 60cm の高さから 下記の要領でコンクリート床へ落下。) 	

Note 1 :No dew condensation to be observed.

Note 2 :The function test shall be conducted after 4 hours storage at the normal Temperature and humidity after removed from the test chamber.

Note 3 :Vibration test will be conducted to the product itself without putting it in a container.

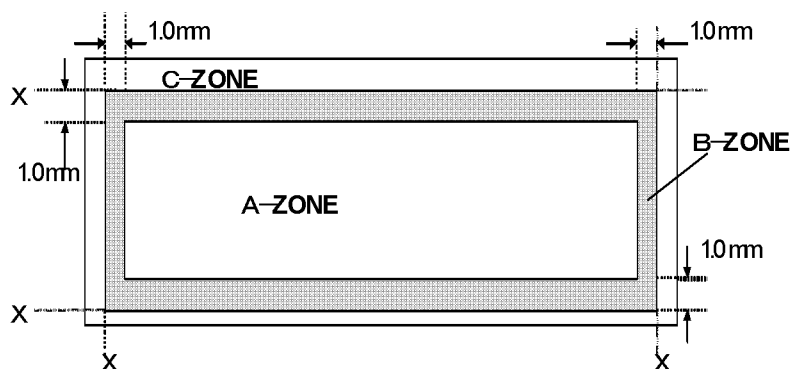
注 1：結露しないこと。

注 2：試験後、常温常湿環境に 4 時間放置した後、測定を実施する。

注 3：容器を用いず LCD モジュール単体で実施する。

6. Appearance Standards (外觀規格)

6.1. Definition of applicable Zones (外觀規格の適用ゾーンの定義)



X : Maximum Seal Line. (図面によるシール許容基準線)

A-Zone : Inner 1.0 mm of X Line. (Xの内側1.0mmを外周とする表示領域)

B-Zone : To A-Zone from X Line. (XからAゾーンまでの領域)

C-Zone : Outer of X Line. (Xより外側の領域)

However, when the statement of C zone is shown in the drawing and it overlaps with B zone, C zone of the drawing is applied.

(但し、外觀図にCゾーンの記載がありBゾーンに重なる場合は外觀図のCゾーンを適用する)

6.2. Inspection conditions (外觀検査条件)

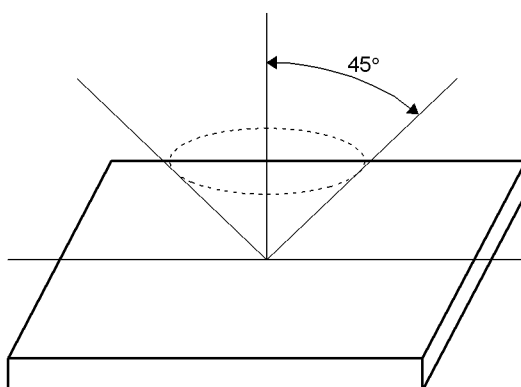
The LCD shall be inspected under 40W white fluorescent light.

The distance between the eyes and the sample shall be more than 30cm.

All directions for inspecting the sample should be within 45° against perpendicular line.

40Wの蛍光灯にて、サンプルとの距離30cm以上で目視により検査を行う。

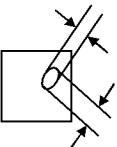
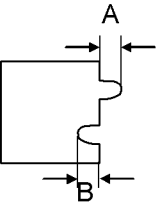
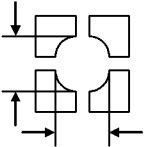
サンプルを目視する方向は、垂線に対して前後左右45°の範囲内とする。



6.3.Standards (外觀規格)

D = (Long + Short) / 2 , * : Disregard, Units : mm

D = (長径+短径) / 2 , * : 無視, 単位 : mm

No.	Parameter (項目)	Criteria (判定基準)																				
1	<p>Dot shape (ドットパターン 変形)</p>	<p>(1) Pin Hole (ピンホール)</p>  <table border="1" data-bbox="700 432 1385 672"> <thead> <tr> <th>Dimension (大きさ)</th> <th>Acceptable Number (許容個数)</th> </tr> </thead> <tbody> <tr> <td>$D \leq 0.10$</td> <td>*</td> </tr> <tr> <td>$0.10 < D \leq 0.20$</td> <td>1 pc / dot or less 1個/ドット以下 5 pcs / cell or less 5個/セル以下</td> </tr> </tbody> </table> <p>(2) Breakage or Chips / Deformation (欠け/変形)</p> <p>1.Dot Type ドットタイプ</p>  <table border="1" data-bbox="700 862 1385 1391"> <thead> <tr> <th>Dimension (大きさ)</th> <th>Acceptable Number (許容個数)</th> </tr> </thead> <tbody> <tr> <td>$A \leq 0.10$</td> <td>* (Should not be connected to next dot) (隣接するドットと接触しない)</td> </tr> <tr> <td>$0.10 < A \leq 0.15$</td> <td>1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Should not be connected to next dot) (隣接するドットと接触しない)</td> </tr> <tr> <td>$B \leq 0.15$</td> <td>*</td> </tr> </tbody> </table> <p>2.Defective type extends over multiple numbers of dots (複数のドットにまたがるタイプ)</p>  <table border="1" data-bbox="700 1532 1385 1964"> <thead> <tr> <th>Dimension (大きさ)</th> <th>Acceptable Number (許容個数)</th> </tr> </thead> <tbody> <tr> <td>$D \leq 0.10$</td> <td>*</td> </tr> <tr> <td>$0.10 < D \leq 0.20$</td> <td>1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Individual dot must secure 1/2 area or more) (個々のドットは 1/2 以上確保)</td> </tr> </tbody> </table>	Dimension (大きさ)	Acceptable Number (許容個数)	$D \leq 0.10$	*	$0.10 < D \leq 0.20$	1 pc / dot or less 1個/ドット以下 5 pcs / cell or less 5個/セル以下	Dimension (大きさ)	Acceptable Number (許容個数)	$A \leq 0.10$	* (Should not be connected to next dot) (隣接するドットと接触しない)	$0.10 < A \leq 0.15$	1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Should not be connected to next dot) (隣接するドットと接触しない)	$B \leq 0.15$	*	Dimension (大きさ)	Acceptable Number (許容個数)	$D \leq 0.10$	*	$0.10 < D \leq 0.20$	1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Individual dot must secure 1/2 area or more) (個々のドットは 1/2 以上確保)
Dimension (大きさ)	Acceptable Number (許容個数)																					
$D \leq 0.10$	*																					
$0.10 < D \leq 0.20$	1 pc / dot or less 1個/ドット以下 5 pcs / cell or less 5個/セル以下																					
Dimension (大きさ)	Acceptable Number (許容個数)																					
$A \leq 0.10$	* (Should not be connected to next dot) (隣接するドットと接触しない)																					
$0.10 < A \leq 0.15$	1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Should not be connected to next dot) (隣接するドットと接触しない)																					
$B \leq 0.15$	*																					
Dimension (大きさ)	Acceptable Number (許容個数)																					
$D \leq 0.10$	*																					
$0.10 < D \leq 0.20$	1 pc / dot or less 5 pcs / cell or less 1個/ドット以下, 5個/セル以下 (Individual dot must secure 1/2 area or more) (個々のドットは 1/2 以上確保)																					