



Chipsmall Limited consists of a professional team with an average of over 10 year of expertise in the distribution of electronic components. Based in Hongkong, we have already established firm and mutual-benefit business relationships with customers from,Europe,America and south Asia,supplying obsolete and hard-to-find components to meet their specific needs.

With the principle of “Quality Parts,Customers Priority,Honest Operation,and Considerate Service”,our business mainly focus on the distribution of electronic components. Line cards we deal with include Microchip,ALPS,ROHM,Xilinx,Pulse,ON,Everlight and Freescale. Main products comprise IC,Modules,Potentiometer,IC Socket,Relay,Connector.Our parts cover such applications as commercial,industrial, and automotives areas.

We are looking forward to setting up business relationship with you and hope to provide you with the best service and solution. Let us make a better world for our industry!



## Contact us

Tel: +86-755-8981 8866 Fax: +86-755-8427 6832

Email & Skype: info@chipsmall.com Web: www.chipsmall.com

Address: A1208, Overseas Decoration Building, #122 Zhenhua RD., Futian, Shenzhen, China



## 32ビット ARM® Cortex®-M4F FM4 マイクロコントローラ

S6E2H1 シリーズは、高速処理と低コストを求める組込み制御用途向けに設計された、高集積 32 ビットマイクロコントローラです。本シリーズは、CPU に ARM Cortex-M4F プロセッサを搭載し、フラッシュメモリおよび SRAM のオンチップメモリとともに、周辺機能として、モータ制御用タイマ、A/D コンバータ、各種通信インタフェース (UART, CSIO, I<sup>2</sup>C, LIN) により構成されます。

### 特長

#### 32 ビット ARM Cortex-M4F コア

- プロセッサ版数: r0p1
- 最大動作周波数: 160 MHz
- FPU 搭載
- DSP 命令対応
- メモリ保護ユニット (MPU): 組込みシステムの信頼性を向上させます。
- ネスト型ベクタ割り込みコントローラ (NVIC): 1 チャンネルの NMI (ノンマスカプブル割り込み) と 128 チャンネルの周辺割り込みに対応。16 の割り込み優先度レベルを設定できます。
- 24 ビットシステムタイマ (Sys Tick): OS タスク管理用のシステムタイマです。

#### オンチップメモリ

- フラッシュメモリ  
本シリーズは、2 つの独立したフラッシュメモリを搭載します。

- メインフラッシュメモリ
  - 最大 512 K バイト
  - 16 K バイトのトレースバッファメモリを使用した、フラッシュメモリアクセラレータ機能を内蔵
  - フラッシュメモリへのリードアクセスは、動作周波数 72 MHz までは 0 wait-cycle です。72 MHz より大きい場合でも、フラッシュメモリアクセラレータ機能により、0 wait-cycle と同等なアクセスを行います。
  - コード保護用セキュリティ機能
- ワークフラッシュメモリ
  - 32 K バイト
  - リードサイクル:
    - 6 wait-cycle 動作周波数が 120 MHz を超え、160 MHz 以下の場合
    - 4 wait-cycle 動作周波数が 72 MHz を超え、120 MHz 以下の場合
    - 2 wait-cycle 動作周波数が 40 MHz を超え、72 MHz 以下の場合
    - 0 wait-cycle 動作周波数が 40 MHz 以下の場合
  - セキュリティ機能はコード保護用セキュリティ機能と共有

- SRAM

本シリーズのオンチップ SRAM は、3 つの独立した SRAM (SRAM0, SRAM1, SRAM2) により構成されます。SRAM0 は、

Cortex-M4F コアの I-Code バス, D-Code バスに接続します。SRAM1, SRAM2 は、Cortex-M4F コアの System バスに接続しません。

- SRAM0: 最大 32 K バイト
- SRAM1: 最大 16 K バイト
- SRAM2: 最大 16 K バイト

#### 外部バスインタフェース

- SRAM, NOR と NAND フラッシュおよび SDRAM デバイスに対応
- 最大 9 チップセレクト CS0~CS8 (CS8 は SDRAM 専用)
- 8/16 ビットデータ幅
- 最大 25 ビットのアドレスビット
- アドレス/データマルチプレクスをサポート
- 外部 RDY 機能をサポート
- スランブル機能サポート
  - 外部領域 0x6000\_0000~0xDFFF\_FFFF の領域を 4 M バイト単位でスランブルの有効/無効を設定可能
  - スランブルキーを 2 種類設定可能
  - **注意事項:** 本機能を使用するためには、専用のソフトウェアライブラリが必要です。

#### マルチファンクションシリアルインタフェース(最大 8 チャンネル)

- 64 バイト FIFO あり (FIFO 段数は通信モード・ビット長の設定により可変)
- チャンネルごとに動作モードを次の中から選択できます。
  - UART
  - CSIO
  - LIN
  - I<sup>2</sup>C
- UART
  - 全二重ダブルバッファ
  - パリティあり/なし選択可能
  - 専用ボーレートジェネレータ内蔵
  - 外部クロックをシリアルクロックとして使用可能
  - ハードウェアフロー・コントロール: CTS/RTS による送受信自動制御 (ch.4 のみ)
  - 豊富なエラー検出機能 (パリティエラー, フレーミングエラー, オーバランエラー)

## ■ CSIO

- 全二重ダブルバッファ
- 専用ボーレートジェネレータ内蔵
- オーバランエラー検出機能
- シリアルチップセレクト機能(ch.6, ch.7のみ)
- 高速 SPI 対応(ch.4, ch.6のみ)
- データ長 5~16 ビット

## ■ LIN

- LIN プロトコル Rev.2.1 対応
- 全二重ダブルバッファ
- マスタスレーブモード対応
- LIN break field 生成(13~16 ビット長に変更可能)
- LIN break デリミタ生成(1~4 ビット長に変更可能)
- 豊富なエラー検出機能(パリティエラー, フレーミングエラー, オーバランエラー)

## ■ I<sup>2</sup>C

- 標準モード(最大 100 kbps)/高速モード(最大 400 kbps)に対応
- 高速モードプラス(Fm+) (最大 1000 kbps, ch.3=ch.A, ch.7=ch.Bのみ)に対応

## DMA コントローラ(8 チャンネル)

DMA コントローラは、CPU とは独立した DMA 専用バスを持ち、CPU と並列動作できます。

- 8 つを独自に構成かつ動作可能なチャンネル
- ソフトウェア要求または内蔵周辺機能要求による転送開始可能
- 転送アドレス空間: 32 ビット(4 G バイト)
- 転送モード: ブロック転送/ バースト転送/ デマンド転送
- 転送データタイプ: バイト/ ハーフワード/ ワード
- 転送ブロック数: 1~16
- 転送回数: 1~65536

## DSTC (Descriptor System data Transfer Controller) (256 チャンネル)

DSTC は、CPU を介さずにデータを高速に転送できます。Descriptor システム方式を採用しており、あらかじめメモリ上に構築された Descriptor の指定内容に従って、メモリ/Peripheral デバイスに直接アクセスを行い、データ転送動作を実行できます。

ソフトウェア起動, ハードウェア起動, Chain 起動機能サポート

## AD コンバータ(最大 24 チャンネル)

- 逐次比較型
- 3 ユニット搭載
- 変換時間: 0.5  $\mu$ s @ 5 V
- 優先変換可能(2 レベルの優先度)
- スキャン変換モード
- 変換データ格納用 FIFO 搭載(スキャン変換用: 16 段, 優先変換用: 4 段)

## DA コンバータ(最大 2 チャンネル)

- R-2R 型
- 12 ビット分解能

## ベースタイマ(最大 8 チャンネル)

チャンネルごとに動作モードを次の中から選択できます。

- 16 ビット PWM タイマ
- 16 ビット PPG タイマ
- 16/32 ビットリロードタイマ
- 16/32 ビット PWC タイマ
- イベントカウンタモード(外部クロックモード)

## 汎用 I/O ポート

本シリーズは、端子が外部バスまたは周辺機能に使用されていない場合、汎用 I/O ポートとして使用できます。また、どの I/O ポートに周辺機能を割り当てるかを設定できるポートリロケート機能を搭載しています。

- 端子ごとにブルアップ制御可能
- 端子レベルを直接読出し可能
- ポートリロケート機能
- 最大 100 本の高速汎用 I/O ポート @ 120 pin Package
- 一部のポートは、5 V トレラントに対応  
該当する端子については「4. 端子機能一覧」と「5. 入出力回路形式」を参照してください。

## 多機能タイマ(最大 3 ユニット)

多機能タイマは、次のブロックで構成されます。

最小分解能: 6.25 ns

- 16 ビットフリーランタイマ×3 チャンネル / ユニット
- インพุットキャプチャ×4 チャンネル / ユニット
- アウトプットコンペア×6 チャンネル / ユニット
- A/D 起動コンペア×6 チャンネル / ユニット
- 波形ジェネレータ×3 チャンネル / ユニット
- 16 ビット PPG タイマ×3 チャンネル / ユニット

モータ制御を実現するために次の機能を用意しています。

- PWM 信号出力機能
- DC チョップパ波形出力機能
- デッドタイマ機能
- インพุットキャプチャ機能
- A/D コンバータ起動機能
- DTIF(モータ緊急停止)割込み機能

## リアルタイムクロック(RTC : Real Time Clock)

00年～99年までの年/月/日/時/分/秒/曜日のカウントを行います。

- 日時指定(年/月/日/時/分)での割込み機能、年/月/日/時/分だけの個別設定も可能
- 設定時間後/設定時間ごとのタイマ割込み機能
- カウントを継続して時刻書換え可能
- うるう年の自動カウント

## クアッドカウンタ (QPRC : Quadrature Position/Revolution Counter) (最大 3 チャネル)

クアッドカウンタ(QPRC)は、ポジションエンコーダの位置を測定するために使います。また、設定によりアップダウンカウンタとしても使用できます。

- 3つの外部イベント入力端子 AIN, BIN, ZIN の検出エッジを設定可能
- 16ビット位置カウンタ
- 16ビット回転カウンタ
- 2つの16ビットコンペアレジスタ

## デュアルタイマ(32/16ビットダウンカウンタ)

デュアルタイマは、2つのプログラム可能な32/16ビットダウンカウンタで構成されます。各タイマチャネルの動作モードを次の中から選択できます。

- フリーランモード
- 周期モード(=リロードモード)
- ワンショットモード

## 時計カウンタ

時計カウンタは低消費電力モードからのウェイクアップに使用します。クロックソースはメインクロック/サブクロック/内蔵高速CRクロック/内蔵低速CRクロックから選択可能です。インターバルタイマ : 最大 64 s@サブクロック使用時(32.768 kHz)

## 外部割込み制御ユニット

- 外部割込み入力端子: 最大 16本
  - 立上り/立下りの両エッジ検出に対応
- ノンマスカブル割込み(NMI)入力端子: 1本

## ウォッチドッグタイマ(2チャネル)

ウォッチドッグタイマは、タイムアウト値に達すると割込みまたはリセットを発生します。

本シリーズには、ハードウェアウォッチドッグとソフトウェアウォッチドッグの2つの異なるウォッチドッグがあります。

ハードウェアウォッチドッグタイマは内蔵低速CR発振で動作するため、STOP以外のすべての低消費電力モードで動作します。

## CRC (Cyclic Redundancy Check)アクセラレータ

CRCアクセラレータは、ソフト処理負荷の高いCRC計算を行い、受信データおよびストレージの整合性確認処理負荷の軽減を実現します。

CCITT CRC16 と IEEE-802.3 CRC32 をサポートします。

- CCITT CRC16 Generator Polynomial: 0x1021
- IEEE-802.3 CRC32 Generator Polynomial: 0x04C11DB7

## クロック/リセット

### ■クロック

5種類のクロックソース(2種類の外部発振, 2種類の内蔵CR発振, メインPLL)から選択できます。

- メインクロック: 4 MHz～48 MHz
- サブクロック: 32.768 kHz
- 内蔵高速CRクロック: 4 MHz
- 内蔵低速CRクロック: 100 kHz
- メインPLLクロック

### ■リセット

- INITX端子からのリセット要求
- 電源投入リセット
- ソフトウェアリセット
- ウォッチドッグタイマリセット
- 低電圧検出リセット
- クロックスーパーバイザリセット

## クロック監視機能(CSV : Clock Super Visor)

内蔵CR発振による生成クロックを用いて外部クロックの異常を監視します。

- 外部クロック異常(クロック停止)が検出されると、リセットがアサートされます。
- 外部周波数異常が検出されると、割込みまたはリセットがアサートされます。

## 低電圧検出機能(LVD : Low-Voltage Detect)

本シリーズは、2段階でVCCの電圧を監視します。設定した電圧よりVCC端子の電圧が下がった場合、低電圧検出機能により割込みまたはリセットが発生します。

- LVD1: 割込みによりエラーを報告
- LVD2: オートリセット動作

## 低消費電力モード

6種類の低消費電力モードに対応します。

- スリープ
- タイマ
- RTC
- ストップ
- ディープスタンバイ RTC(RAM保持あり・なし選択可能)
- ディープスタンバイストップ(RAM保持あり・なし選択可能)

### VBAT

RTC(カレンダー回路)/32 kHz 発振回路に独立した電源を供給することで、RTC 動作時の消費電力を低減できます。VBAT には以下の回路が含まれます。

- RTC
- 32 kHz 発振回路
- パワーオン回路
- バックアップレジスタ: 32 バイト
- ポート回路

### デバッグ

- シリアル・ワイヤ JTAG デバッグ・ポート (SWJ-DP)
- エンベデッド・トレース・マクロセル(ETM)

### ユニーク ID

41 ビットのデバイス固有の値を設定済み

### 電源

2 種類の電源

- ワイドレンジ電圧対応: VCC = 2.7 V~5.5 V
- VBAT 用電源: VBAT = 2.7 V~5.5 V

Table of Contents

**特長** ..... 1  
**1. 品種構成**..... 7  
**2. パッケージと品種対応** ..... 8  
**3. 端子配列図** ..... 9  
**4. 端子機能一覧**..... 13  
**5. 入出力回路形式** ..... 40  
**6. 取扱上のご注意** ..... 47  
 6.1 設計上の注意事項 ..... 47  
 6.2 パッケージ実装上の注意事項 ..... 48  
 6.3 使用環境に関する注意事項 ..... 50  
**7. デバイス使用上の注意** ..... 51  
**8. ブロックダイアグラム** ..... 54  
**9. メモリサイズ**..... 55  
**10. メモリマップ**..... 55  
**11. 各 CPU ステートにおける端子状態** ..... 58  
**12. 電気的特性** ..... 65  
 12.1 絶対最大定格 ..... 65  
 12.2 推奨動作条件 ..... 66  
 12.3 直流規格 ..... 69  
 12.3.1 電流規格 ..... 69  
 12.3.2 端子特性 ..... 78  
 12.4 交流規格 ..... 80  
 12.4.1 メインクロック入力規格 ..... 80  
 12.4.2 サブクロック入力規格 ..... 81  
 12.4.3 内蔵 CR 発振規格 ..... 81  
 12.4.4 メイン PLL の使用条件 (PLL の入力クロックにメインクロックを使用) ..... 82  
 12.4.5 メイン PLL の使用条件 (メイン PLL の入力クロックに内蔵高速 CR クロックを使用) ..... 82  
 12.4.6 リセット入力規格 ..... 82  
 12.4.7 パワーオンリセットタイミング ..... 83  
 12.4.8 GPIO 出力規格 ..... 84  
 12.4.9 外バスタイミング ..... 85  
 12.4.10 ベースタイマ入力タイミング ..... 97  
 12.4.11 CSIO タイミング ..... 98  
 12.4.12 外部入力タイミング ..... 131  
 12.4.13 クアッドカウンタ タイミング ..... 132  
 12.4.14 I2C タイミング ..... 135  
 12.4.15 ETM タイミング ..... 138  
 12.4.16 JTAG タイミング ..... 139  
 12.5 12 ビット A/D コンバータ ..... 140  
 12.6 12 ビット D/A コンバータ ..... 144  
 12.7 低電圧検出特性 ..... 145  
 12.7.1 低電圧検出リセット ..... 145  
 12.7.2 低電圧検出割込み ..... 145  
 12.8 メインフラッシュメモリ書込み/消去特性 ..... 146  
 12.9 ワークフラッシュメモリ書込み/消去特性 ..... 146  
 12.10 スタンバイ復帰時間 ..... 147  
 12.10.1 復帰要因: 割込み/WKUP ..... 147  
 12.10.2 復帰要因: リセット ..... 149

13. オーダ型格 .....	151
14. パッケージ・外形寸法図 .....	152
改訂履歴 .....	156
セールス, ソリューションおよび法律情報 .....	158

## 1. 品種構成

### メモリサイズ

品種名	S6E2H14E0A S6E2H14F0A S6E2H14G0A	S6E2H16E0A S6E2H16F0A S6E2H16G0A
メインフラッシュメモリ	256 K バイト	512 K バイト
ワークフラッシュメモリ	32 K バイト	32 K バイト
オンチップ SRAM	32 K バイト	64 K バイト
SRAM0	16 K バイト	32 K バイト
SRAM1	8 K バイト	16 K バイト
SRAM2	8 K バイト	16 K バイト

### ファンクション

品種名		S6E2H14E0A S6E2H16E0A	S6E2H14F0A S6E2H16F0A	S6E2H14G0A S6E2H16G0A
端子数		80	100	120/121
CPU		Cortex-M4F, MPU, NVIC 128ch.		
	周波数	160 MHz		
電源電圧範囲		2.7 V~5.5 V		
DMAC		8ch.		
DSTC		256ch.		
外部バスインタフェース		Addr:19-bit (最大), R/W data: 8-bit (最大), CS:5 (最大), SRAM, NOR フラッシュ	Addr:25-bit (最大), R/W data: 8-/16-bit (最大), CS:9 (最大), SRAM, NOR フラッシュ, SDRAM	Addr:25-bit (最大), R/W data: 8-/16-bit (最大), CS:9 (最大), SRAM, NOR フラッシュ, NAND フラッシュ, SDRAM
マルチファンクションシリアル (UART/CSIO/LIN/I <sup>2</sup> C)		8ch. (最大)		
ベースタイマ (PWC/リロードタイマ/PWM/PPG)		8ch. (最大)		
多機能 タイマ	A/D 起動コンペア	6ch.	3 unit (最大)	
	インプットキャプチャ	4ch.		
	フリーランタイマ	3ch.		
	アウトプットコンペア	6ch.		
	波形ジェネレータ	3ch.		
	PPG	3ch.		
クアッドカウンタ		3ch. (最大)		
デュアルタイマ		1 unit		
リアルタイムクロック		1 unit		
時計カウンタ		1 unit		
CRC アクセラレータ		Yes		
ウォッチドッグタイマ		1ch. (SW) + 1ch. (HW)		
外部割込み		16 pin (最大)+ NMI × 1		
I/O ポート		63 pin (最大)	80 pin (最大)	100 pin (最大)
12 ビット A/D コンバータ		16ch. (3 unit)	24ch. (3 unit)	
12 ビット D/A コンバータ		2 unit (最大)		
クロック監視機能(CSV)		Yes		
低電圧検出機能(LVD)		2ch.		
内蔵 CR	高速	4 MHz		
	低速	100 kHz		
デバッグ機能		SWJ-DP/ETM		
ユニーク ID		Yes		



**<注意事項>**

- 各製品に搭載される周辺機能の信号は、パッケージの端子数制限により、すべて割り当てることはできません。ご使用される機能に応じて、I/O ポートのポートリロケート機能を用いて、端子を割り当ててください。
- 内蔵 CR のクロック周波数精度については、「12.4.3 内蔵 CR 発振規格」を参照してください。

## 2. パッケージと品種対応

パッケージ \ 品種名	S6E2H14E0A S6E2H16E0A	S6E2H14F0A S6E2H16F0A	S6E2H14G0A S6E2H16G0A
LQFP: LQH080 (0.5-mm pitch)	○	-	-
LQFP: LQI100 (0.5-mm pitch)	-	○	-
LQFP: LQM120 (0.5-mm pitch)	-	-	○
FBGA: FDI121 (0.5-mm pitch)	-	-	○

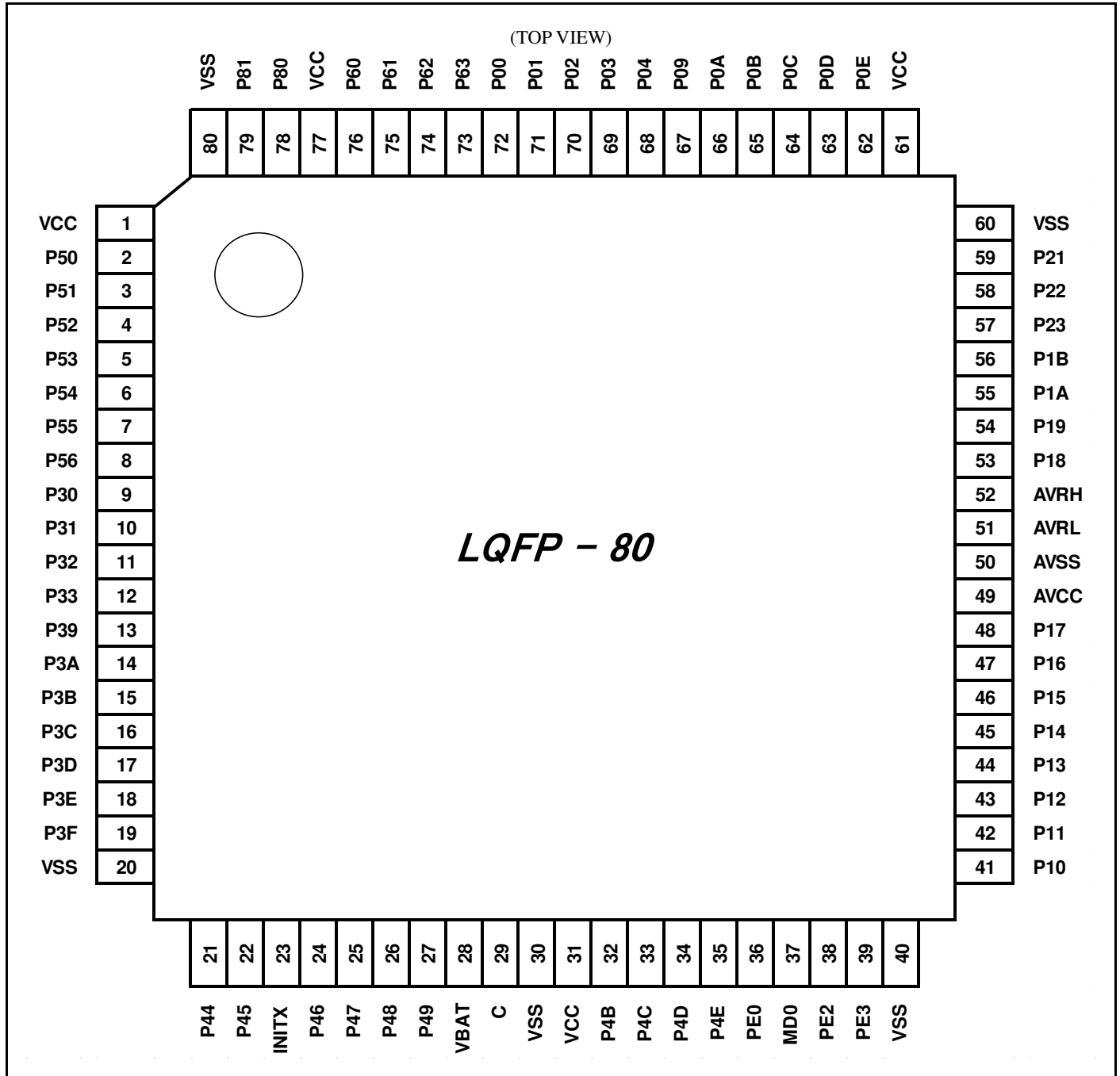
○: 対応

**<注意事項>**

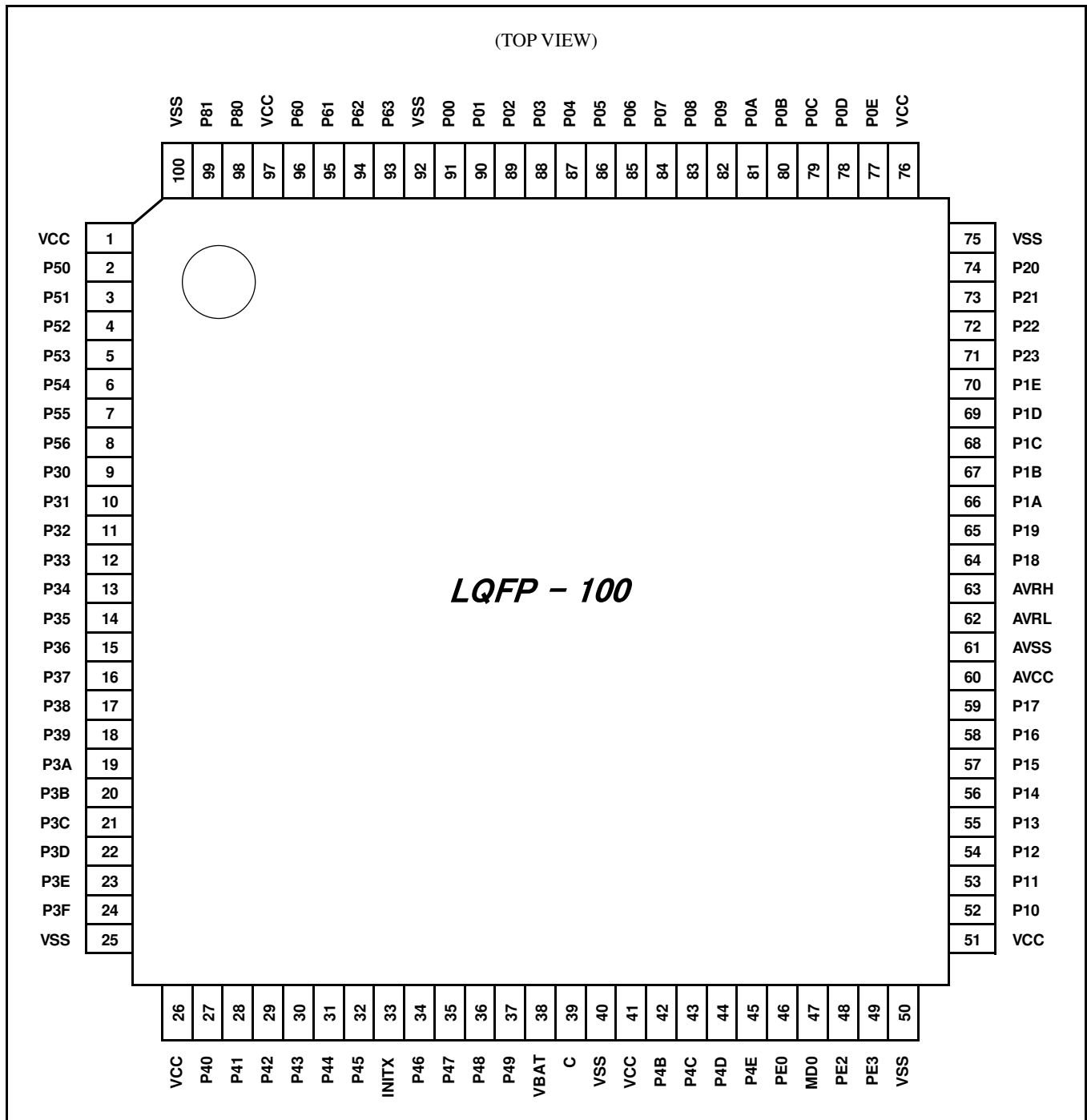
- 各パッケージの詳細は「14. パッケージ・外形寸法図」を参照してください。

### 3. 端子配列図

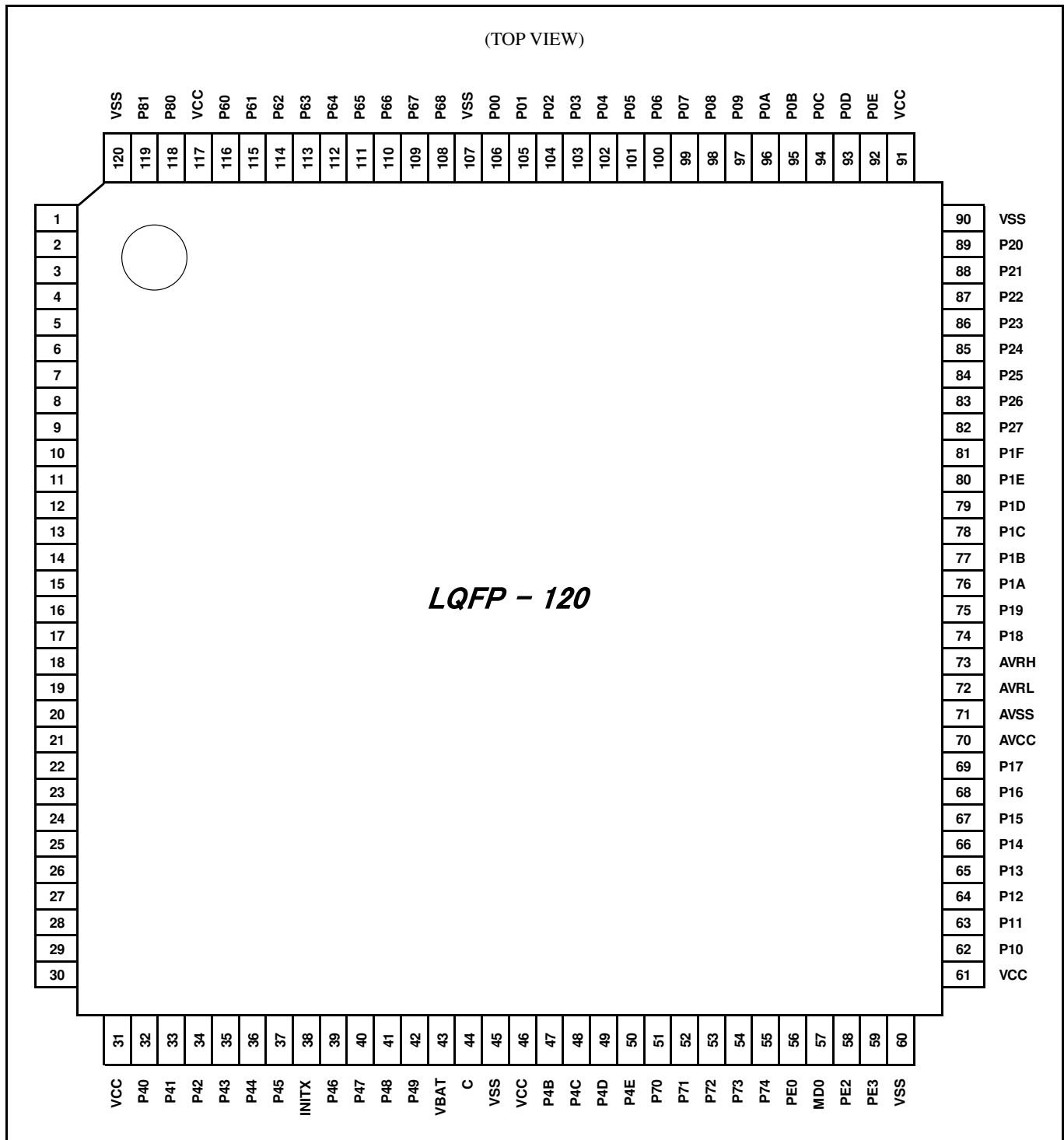
LQH080



LQI100

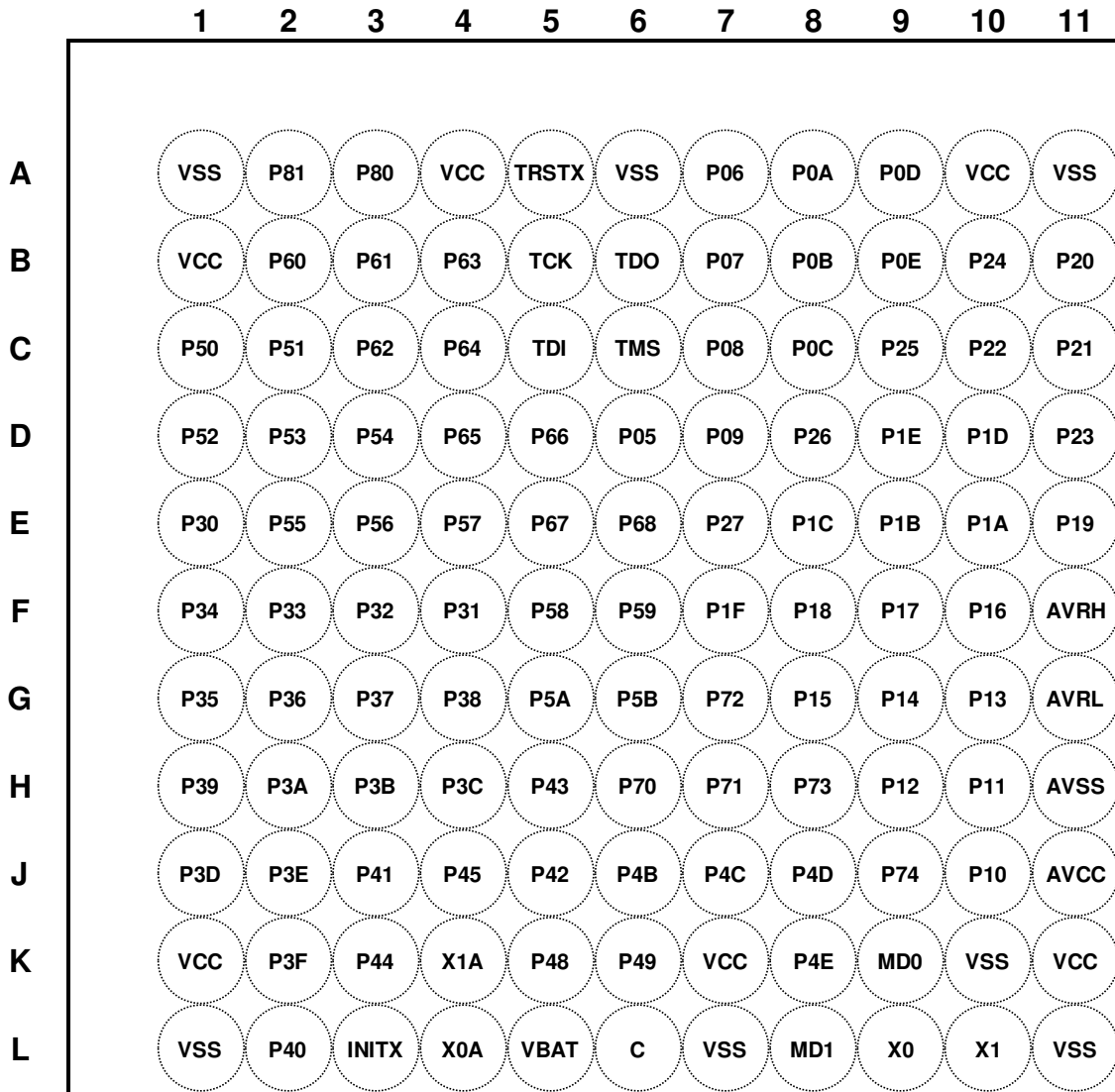


LQM120



FDI121

(TOP VIEW)



## 4. 端子機能一覧

### 端子番号別

XXX\_1,XXX\_2のように、「\_(アンダバー)」がついている端子の、「\_」以降の数字はリロケーションポート番号を示しています。これらの端子は1つのチャンネルに複数の機能があり、それぞれの機能ごとに端子名があります。拡張ポート機能レジスタ(EPFR)によって利用する端子名を選択してください。

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
1	1	1	B1	VCC	-	-
2	2	2	C1	P50	E	K
				CTS4_0		
				AIN0_2		
				RTO10_0 (PPG10_0)		
				INT00_0		
				MADATA00_0		
3	3	3	C2	P51	E	K
				RTS4_0		
				BIN0_2		
				RTO11_0 (PPG10_0)		
				INT01_0		
				MADATA01_0		
4	4	4	D1	P52	E	I
				SCK4_0 (SCL4_0)		
				ZIN0_2		
				RTO12_0 (PPG12_0)		
				MADATA02_0		
5	5	5	D2	P53	E	I
				TIOA1_2		
				SOT4_0 (SDA4_0)		
				RTO13_0 (PPG12_0)		
				MADATA03_0		
6	6	6	D3	P54	E	K
				TIOB1_2		
				SIN4_0		
				RTO14_0 (PPG14_0)		
				INT02_0		
				MADATA04_0		
7	7	7	E2	P55	E	K
				ADTG_1		
				SIN6_0		
				RTO15_0 (PPG14_0)		
				INT07_2		
				MADATA05_0		

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
8	8	8	E3	P56	E	K
				SOT6_0 (SDA6_0)		
				DTTI1X_0		
				INT08_2		
				MADATA06_0		
9	-	-	E4	P57	E	I
				SCK6_0 (SCL6_0)		
				MADATA07_0		
10	-	-	F5	RTO20_1	E	K
				P58		
				SIN4_2		
				AIN1_0		
				INT04_2		
11	-	-	F6	MADATA08_0	E	K
				RTO21_1		
				P59		
				SOT4_2 (SDA4_2)		
				BIN1_0		
12	-	-	G5	INT07_1	E	I
				MADATA09_0		
				RTO22_1		
				P5A		
				SCK4_2 (SCL4_2)		
13	-	-	G6	ZIN1_0	E	I
				MADATA10_0		
				RTO23_1		
				P5B		
14	9	9	E1	CTS4_2	E	Q
				MADATA11_0		
				RTO24_1		
				P30		
				TIOB0_1		
-	-	-	-	RTS4_2	E	Q
				INT15_2		
14	9	9	E1	WKUP1	E	Q
				MADATA07_0		
15	10	10	F4	MADATA12_0	I	K
				RTO25_1		
				P31		
				TIOB1_1		
				SIN3_1		
-	-	-	-	INT09_2	I	K
				MADATA08_0		
15	10	10	F4	MADATA13_0	I	K
				DTTI2X_1		

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
16	11	11	F3	P32	N	K
				TIOB2_1		
				SOT3_1 (SDA3_1)		
				INT10_1		
-	-	-	-	MADATA09_0		
16	-	-	F3	MADATA14_0		
17	12	12	F2	P33	N	K
				ADTG_6		
				TIOB3_1		
				SCK3_1 (SCL3_1)		
				INT04_0		
-	-	-	-	MADATA10_0		
17	-	-	F2	MADATA15_0		
18	13	-	F1	P34	E	I
				TIOB4_1		
				FRCK0_0		
				MADATA11_0		
-	-	-	-	MADATA11_0		
18	-	-	F1	MNALE_0		
19	14	-	G1	P35	E	K
				TIOB5_1		
				IC03_0		
				INT08_1		
				MADATA12_0		
-	-	-	-	MADATA12_0		
19	-	-	G1	MNCLE_0		
20	15	-	G2	P36	E	K
				SIN5_2		
				IC02_0		
				INT09_1		
				MADATA13_0		
-	-	-	-	MADATA13_0		
20	-	-	G2	MNWEX_0		
21	16	-	G3	P37	E	K
				SOT5_2 (SDA5_2)		
				IC01_0		
				INT05_2		
				MADATA14_0		
-	-	-	-	MADATA14_0		
21	-	-	G3	MNREX_0		
22	17	-	G4	P38	E	K
				SCK5_2 (SCL5_2)		
				IC00_0		
				INT06_2		
				MADATA15_0		
-	-	-	-	MADATA15_0		
23	18	13	H1	P39	L	I
				ADTG_2		
				DTTI0X_0		
				RTCCO_2		
				SUBOUT_2		
		MSDCLK_0				
-	-	-	-	MSDCLK_0		



端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
24	19	14	H2	P3A	G	I
				TIOA0_1		
		AIN0_0				
		RTO00_0 (PPG00_0)				
		-		MSDCKE_0		
25	20	15	H3	P3B	G	I
				TIOA1_1		
		BIN0_0				
		RTO01_0 (PPG00_0)				
		-		MRASX_0		
26	21	16	H4	P3C	G	I
				TIOA2_1		
		ZIN0_0				
		RTO02_0 (PPG02_0)				
		-		MCASX_0		
27	22	17	J1	P3D	G	I
				TIOA3_1		
				RTO03_0 (PPG02_0)		
				MAD00_0		
28	23	18	J2	P3E	G	I
				TIOA4_1		
				RTO04_0 (PPG04_0)		
				MAD01_0		
29	24	19	K2	P3F	G	I
				TIOA5_1		
				RTO05_0 (PPG04_0)		
				MAD02_0		
30	25	20	L1	VSS	-	-
31	26	-	K1	VCC	-	-
32	27	-	L2	P40	G	K
				TIOA0_0		
				RTO10_1 (PPG10_1)		
				INT12_1		
33	28	-	J3	P41	G	K
				TIOA1_0		
				RTO11_1 (PPG10_1)		
				INT13_1		
				AIN2_0		
34	29	-	J5	P42	G	I
				TIOA2_0		
				RTO12_1 (PPG12_1)		
				MSDWEX_0		
				BIN2_0		

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
35	30	-	H5	P43	G	I
				ADTG_7		
				TIOA3_0		
				RTO13_1 (PPG12_1)		
				MCSX8_0		
ZIN2_0						
36	31	21	K3	P44	R	J
				TIOA4_0		
				RTO14_1 (PPG14_1)		
DA0						
37	32	22	J4	P45	R	J
				TIOB0_0		
				RTO15_1 (PPG14_1)		
DA1						
38	33	23	L3	INITX	B	C
39	34	24	L4	P46	P	S
				X0A		
40	35	25	K4	P47	Q	T
				X1A		
41	36	26	K5	P48	O	U
				VREGCTL		
42	37	27	K6	P49	O	U
				VWAKEUP		
43	38	28	L5	VBAT	-	-
44	39	29	L6	C	-	-
45	40	30	L7	VSS	-	-
46	41	31	K7	VCC	-	-
47	42	32	J6	P4B	E	I
				TIOB1_0		
				SCS7_1		
				MAD03_0		
48	43	33	J7	P4C	N	I
				TIOB2_0		
				SCK7_1 (SCL7_1)		
				AIN1_2		
				MAD04_0		
49	44	34	J8	P4D	N	K
				TIOB3_0		
				SOT7_1 (SDA7_1)		
				BIN1_2		
				INT13_2		
				MAD05_0		

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
50	45	35	K8	P4E	I	Q
				TIOB4_0		
				SIN7_1		
				ZIN1_2		
				FRCK1_1		
				INT11_1		
				WKUP2		
				MAD06_0		
51	-	-	H6	P70	E	I
				TIOA4_2		
				AIN0_1		
				IC13_1		
52	-	-	H7	P71	E	K
				TIOB4_2		
				BIN0_1		
				IC12_1		
53	-	-	G7	P72	E	K
				TIOA6_0		
				SIN2_0		
				ZIN0_1		
				IC11_1		
54	-	-	H8	INT14_2	E	K
				P73		
				TIOB6_0		
				SOT2_0 (SDA2_0)		
				IC10_1		
55	-	-	J9	INT03_2	E	I
				P74		
				SCK2_0 (SCL2_0)		
56	46	36	L8	DTI1X_1	C	E
				PE0		
57	47	37	K9	MD1	J	D
58	48	38	L9	MD0	A	A
				PE2		
59	49	39	L10	X0	A	B
				PE3		
60	50	40	L11	VSS	-	-
61	51	-	K11	VCC	-	-
62	52	41	J10	P10	F	M
				AN00		
				SIN1_1		
				FRCK0_2		
				INT02_1		
MAD07_0						

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
63	53	42	H10	P11	F	L
				AN01		
				SOT1_1 (SDA1_1)		
				IC00_2		
				MAD08_0		
64	54	43	H9	P12	F	L
				AN02		
				SCK1_1 (SCL1_1)		
				IC01_2		
				RTCCO_1		
				SUBOUT_1		
MAD09_0						
65	55	44	G10	P13	F	M
				AN03		
				SIN0_1		
				IC02_2		
				INT03_1		
MAD10_0						
66	56	45	G9	P14	F	L
				AN04		
				SOT0_1 (SDA0_1)		
				IC03_2		
MAD11_0						
67	57	46	G8	P15	F	L
				AN05		
				SCK0_1 (SCL0_1)		
				MAD12_0		
				ZIN2_2		
RTO22_0						
68	58	47	F10	P16	F	M
				AN06		
				SIN2_2		
				INT14_1		
				MAD13_0		
				BIN2_2		
RTO21_0						
69	59	48	F9	P17	F	P
				AN07		
				SOT2_2 (SDA2_2)		
				WKUP3		
				MAD14_0		
				AIN2_2		
RTO20_0						
70	60	49	J11	AVCC	-	-
71	61	50	H11	AVSS	-	-
72	62	51	G11	AVRL	-	-
73	63	52	F11	AVRH	-	-

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
74	64	53	F8	P18	F	L
				AN08		
				SCK2_2 (SCL2_2)		
				MAD15_0		
				DTTI2X_0		
75	65	54	E11	P19	F	M
				AN09		
				SIN4_1		
				IC00_1		
				INT05_1		
				MAD16_0		
76	66	55	E10	PIA	M	L
				AN10		
				SOT4_1 (SDA4_1)		
				IC01_1		
				MAD17_0		
77	67	56	E9	PIB	M	L
				AN11		
				SCK4_1 (SCL4_1)		
				IC02_1		
				MAD18_0		
78	68	-	E8	PIC	F	L
				AN12		
				CTS4_1		
				IC03_1		
				MAD19_0		
79	69	-	D10	PID	F	L
				AN13		
				RTS4_1		
				DTTI0X_1		
				MAD20_0		
80	70	-	D9	PIE	F	L
				AN14		
				ADTG_5		
				FRCK0_1		
				MAD21_0		
81	-	-	F7	PIF	E	I
				ADTG_4		
				TIOB6_2		
				RTO05_1 (PPG04_1)		
82	-	-	E7	P27	E	K
				TIOA6_2		
				RTO04_1 (PPG04_1)		
				INT02_2		

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
83	-	-	D8	P26	E	I
				TIOB5_0		
				SCK2_1 (SCL2_1)		
				RTO03_1 (PPG02_1)		
84	-	-	C9	P25	E	I
				TIOA5_0		
				SOT2_1 (SDA2_1)		
				RTO02_1 (PPG02_1)		
85	-	-	B10	P24	E	K
				SIN2_1		
				RTO01_1 (PPG00_1)		
				INT01_2		
86	71	57	D11	P23	F	L
				AN15		
		TIOA7_1				
		SCK0_0 (SCL0_0)				
		RTO00_1 (PPG00_1)				
-	MAD22_0					
87	72	58	C10	P22	F	L
				CROUT_0		
				AN16		
		TIOB7_1				
		SOT0_0 (SDA0_0)				
		-		ZIN1_1		
58	RTO23_0					
88	73	59	C11	P21	F	M
				AN17		
		SIN0_0				
		-		BIN1_1		
		59		INT06_1		
		-		MAD23_0		
59	RTO24_0					
89	74	-	B11	P20	F	M
				AN18		
				AIN1_1		
				INT05_0		
				MAD24_0		
				RTO25_0		
90	75	60	A11	VSS	-	-
91	76	61	A10	VCC	-	-

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
92	77	62	B9	P0E	L	I
				TIOB5_2		
				SCS6_1		
				IC13_0		
				MDQM1_0		
93	78	63	A9	P0D	L	I
				TIOA5_2		
				SCK6_1 (SCL6_1)		
				IC12_0		
94	79	64	C8	MDQM0_0	L	I
				P0C		
				TIOA6_1		
				SOT6_1 (SDA6_1)		
				IC11_0		
95	80	65	B8	MALE_0	L	K
				P0B		
				TIOB6_1		
				SIN6_1		
				IC10_0		
96	81	66	A8	INT00_1	L	K
				MCSX0_0		
				P0A		
				SIN1_0		
				FRCK1_0		
97	82	67	D7	INT12_2	M	N
		-				
		67				
		P09				
		AN19				
		TRACED0				
98	83	-	C7	TIOA3_2	F	N
				SOT1_0 (SDA1_0)		
				MCSX5_0		
				IC23_1		
				P08		
				AN20		
				TRACED1		
TIOB3_2						
SCK1_0 (SCL1_0)						
MCSX4_0						
IC22_1						

端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
99	84	-	B7	P07	M	N
				AN21		
				TRACED2		
				TIOA0_2		
				SCK7_0 (SCL7_0)		
				MCLKOUT_0		
100	85	-	A7	IC21_1	F	N
				P06		
				AN22		
				TRACED3		
				TIOB0_2		
				SOT7_0 (SDA7_0)		
101	86	-	D6	MCSX3_0	F	O
				IC20_1		
				P05		
				AN23		
				ADTG_0		
				TRACECLK		
102	87	68	B6	SIN7_0	E	G
				INT01_1		
				MCSX2_0		
103	88	69	C6	FRCK2_1	E	G
				P04		
				TDO		
104	89	70	C5	SWO	E	H
				P03		
				TMS		
105	90	71	B5	SWDIO	E	G
				P02		
				TDI		
106	91	72	A5	MCSX6_0	E	H
				P01		
				TCK		
107	92	-	A6	SWCLK	-	-
				P00		
				TRSTX		
108	-	-	E6	MCSX7_0	E	K
				P68		
				TIOB7_2		
				SCK3_0 (SCL3_0)		
109	-	-	E5	INT00_2	E	I
				P67		
				TIOA7_2		
				SOT3_0 (SDA3_0)		



端子番号				端子名	入出力回路形式	端子状態形式
LQFP120	LQFP100	LQFP80	FBGA121			
110	-	-	D5	P66	E	K
				ADTG_8		
				SIN3_0		
				INT11_2		
111	-	-	D4	P65	E	I
				TIOB7_0		
				SCK5_1 (SCL5_1)		
112	-	-	C4	P64	E	K
				TIOA7_0		
				SOT5_1 (SDA5_1)		
				INT10_2		
113	93	73	B4	P63	E	K
	-	-		CROUT_1		
	-	-		SIN5_1		
	93	73		INT03_0		
				MWEX_0		
				IC23_0		
114	94	74	C3	P62	I	K
				ADTG_3		
				SIN5_0		
				INT04_1		
				MOEX_0		
				IC22_0		
115	95	75	B3	P61	E	I
				TIOB2_2		
				SOT5_0 (SDA5_0)		
				RTCCO_0		
				SUBOUT_0		
				ZIN2_1		
116	96	76	B2	P60	I	F
				TIOA2_2		
				SCK5_0 (SCL5_0)		
				NMIX		
				WKUP0		
				MRDY_0		
				FRCK2_0		
117	97	77	A4	VCC	-	-
118	98	78	A3	P80	E *1	I
				BIN2_1		
				IC21_0		
119	99	79	A2	P81	E *1	I
				AIN2_1		
				IC20_0		
120	100	80	A1	VSS	-	-
-	-	-	K10	VSS	-	-

\*1 プルアップ抵抗制御なし

## 端子機能別

XXX\_1, XXX\_2 のように、「\_(アンダバー)」がついている端子の、「\_」以降の数字はリロケーションポート番号を示しています。

端子機能	端子名	機能説明	端子番号			
			LQFP 120	LQFP 100	LQFP 80	FBGA 121
ADC	ADTG_0	A/D コンバータ外部トリガ入力端子	101	86	-	D6
	ADTG_1		7	7	7	E2
	ADTG_2		23	18	13	H1
	ADTG_3		114	94	74	C3
	ADTG_4		81	-	-	F7
	ADTG_5		80	70	-	D9
	ADTG_6		17	12	12	F2
	ADTG_7		35	30	-	H5
	ADTG_8		110	-	-	D5
	AN00	A/D コンバータアナログ入力端子。 ANxx は ADC ch.xx を示す。	62	52	41	J10
	AN01		63	53	42	H10
	AN02		64	54	43	H9
	AN03		65	55	44	G10
	AN04		66	56	45	G9
	AN05		67	57	46	G8
	AN06		68	58	47	F10
	AN07		69	59	48	F9
	AN08		74	64	53	F8
	AN09		75	65	54	E11
	AN10		76	66	55	E10
	AN11		77	67	56	E9
	AN12		78	68	-	E8
	AN13		79	69	-	D10
	AN14		80	70	-	D9
	AN15		86	71	57	D11
	AN16		87	72	58	C10
	AN17		88	73	59	C11
	AN18		89	74	-	B11
	AN19		97	82	67	D7
	AN20		98	83	-	C7
AN21	99		84	-	B7	
AN22	100		85	-	A7	
AN23	101		86	-	D6	
ベース タイマ 0	TIOA0_0	ベースタイマ ch.0 の TIOA 端子	32	27	-	L2
	TIOA0_1		24	19	14	H2
	TIOA0_2		99	84	-	B7
	TIOB0_0	ベースタイマ ch.0 の TIOB 端子	37	32	22	J4
	TIOB0_1		14	9	9	E1
	TIOB0_2		100	85	-	A7
ベース タイマ 1	TIOA1_0	ベースタイマ ch.1 の TIOA 端子	33	28	-	J3
	TIOA1_1		25	20	15	H3
	TIOA1_2		5	5	5	D2
	TIOB1_0	ベースタイマ ch.1 の TIOB 端子	47	42	32	J6
	TIOB1_1		15	10	10	F4
TIOB1_2	6	6	6	D3		
ベース タイマ 2	TIOA2_0	ベースタイマ ch.2 の TIOA 端子	34	29	-	J5
	TIOA2_1		26	21	16	H4
	TIOA2_2		116	96	76	B2
	TIOB2_0	ベースタイマ ch.2 の TIOB 端子	48	43	33	J7
	TIOB2_1		16	11	11	F3
	TIOB2_2		115	95	75	B3